



## วงจรรองความถี่ไปควอดราติกโหมดกระแสที่ปรับค่าความถี่ด้วยวิธีทางอิเล็กทรอนิกส์โดยใช้ CC-CDDCC เพียงตัวเดียวและอุปกรณ์พาสซีฟแบบต่อกราวด์

**มนตรี สมดุลยภนก\***

อาจารย์ สาขาวิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีราชมงคลรัตนโกสินทร์ วิทยาเขตศาลายา

\* ผู้นิพนธ์ประสานงาน โทรศัพท์ 0-2889-4585 ต่อ 2660 อีเมล: montri.som@rmutr.ac.th

รับเมื่อ 6 มิถุนายน 2557 ตอบรับเมื่อ 1 สิงหาคม 2557

DOI: 10.14416/j.kmutnb.2014.08.001 © 2015 King Mongkut's University of Technology North Bangkok. All Rights Reserved.

### บทคัดย่อ

บทความนี้นำเสนอวงจรรองความถี่ไปควอดราติกทำงานในโหมดกระแสแบบหลายอินพุตหลายเอาต์พุต (MIMO) ถูกออกแบบจากแอกทีฟบิวต์บล็อกรูปแบบที่ชื่อว่า Current-controlled Current Duplicated Differencing Current Conveyor (CC-CDDCC) ด้วยเทคโนโลยีซีมอส จำนวนหนึ่งวงจรและตัวเก็บประจุแบบต่อกราวด์สองตัว วงจรที่นำเสนอมีข้อดีดังนี้ ใช้อุปกรณ์แอกทีฟและพาสซีฟน้อย สามารถสร้างวงจรรองความถี่ได้หลายแบบในวงจรเดียวคือ ความถี่ต่ำผ่าน แถบความถี่ผ่าน ความถี่สูงผ่าน แถบความถี่หยุดและผ่านทุกความถี่ โดยที่ค่าความไวของอุปกรณ์แอกทีฟและพาสซีฟมีค่าต่ำ อีกทั้งยังสามารถปรับค่าความถี่ได้ทางอิเล็กทรอนิกส์จากการปรับค่ากระแสไบแอส ใช้แรงดันไฟเลี้ยงต่ำเพียง  $\pm 1.25V$  มีการสูญเสียกำลังไฟฟ้าประมาณ  $50 \mu W$  ที่ความถี่ตอบสนอง  $12.023 MHz$  จากการที่ไม่ใช้ตัวต้านทานภายนอกทำให้วงจรที่นำเสนอเหมาะกับการนำไปสร้างเป็นวงจรรวมได้ง่ายขึ้น ซึ่งคุณสมบัติทั้งหมดถูกจำลองการทำงานด้วยโปรแกรม PSpice ทั้งนี้เพื่อยืนยันในทางทฤษฎีที่นำเสนอ

**คำสำคัญ:** แอกทีฟบิวต์บล็อกรูปแบบ CC-CDDCC วงจรรองความถี่ไปควอดราติก ปรับค่าได้ทางอิเล็กทรอนิกส์



## Electronically Tunable Current-mode Universal Biquadratic Filter Using Single CC-CDDCC and Grounded Passive Elements

**Montri Somdunyanok\***

Lecturer, Department of Electrical Engineering, Faculty of Engineering, Rajamangala University of Technology Rattanakosin, Salaya Campus, Nakhon Pathom, Thailand

\* Corresponding Author, Tel. 0-2889-4585 Ext. 2660, E-mail: montri.som@rmutr.ac.th

Received 6 June 2014; Accepted 1 August 2014

DOI: 10.14416/j.kmutnb.2014.08.001 © 2015 King Mongkut's University of Technology North Bangkok. All Rights Reserved.

### Abstract

This paper presents a new electronically tunable current-mode universal biquadratic filter with multiple-input multiple-output (MIMO) based on an active building block (ABB) named as current-controlled current duplicated differencing current conveyor (CC-CDDCC) using CMOS technology and two grounded capacitors. The proposed filter provides the following advantages: a low number of active and passive components; realization of low-pass, band-pass, high-pass, band-stop and all-pass current responses; low active and passive sensitivities; electronic tuning ability through adjusting the bias current; using  $\pm 1.25V$  low power supplies with power consumptions around  $50 \mu W$  at 12.023 MHz operating frequency. The simulation results of the proposed circuit characteristics carried out by PSpice agree well with the theoretical expectations.

**Keywords:** Active Building Block CC-CDDCC, Biquadratic Filter, Electronically Tunable

Please cite this article as: M. Somdunyanok, "Electronically Tunable Current-mode Universal Biquadratic Filter Using Single CC-CDDCC and Grounded Passive Elements," *J. KMUTNB*, Vol. 25, No. 1, pp. 33-43, Jan. - Apr. 2015 (in Thai).  
<http://dx.doi.org/10.14416/j.kmutnb.2014.08.001>

## 1. บทนำ

วงจรกรองความถี่โหมตกระแสแบบหลายหน้าที่คือวงจรที่สามารถสร้างวงจรกรองความถี่อันดับที่สองได้ห้าแบบในวงจรเดียว อาทิเช่น สร้างเป็นวงจรกรองแบบความถี่ต่ำผ่าน แถบความถี่ผ่าน ความถี่สูงผ่าน แถบความถี่หยุดและผ่านทุกความถี่ โดยสามารถนำมาประยุกต์ใช้ในการประมวลผลสัญญาณแบบแอนะล็อก เช่น วงจรเฟสล็อก ลูป วงจรเอ็ฟเอ็ม วงจรถอดรหัสในโทรศัพท์ ตัวแยกความถี่ สูง กลาง ต่ำ สำหรับเครื่องเสียง เป็นต้น [1] วงจรกรองความถี่จะเหมาะกับการนำไปสร้างเป็นวงจรรวมถ้าใช้ตัวเก็บประจุแบบต่อกราวนด์ [2] ในอดีตที่ผ่านมาแอกทีฟบิวต์บล็อกรุ่นที่นำสนใจหลายวงจรถูกนำเสนอในงานวิจัย [3] - [8] เช่น วงจรขยายความนำ (Operational Transconductance Amplifier: OTA) [4] วงจรสายพานกระแสรุ่นที่สอง (Second Generation Current Conveyor: CCII) แบบไม่กลับเฟสและกลับเฟส (CCII+, CCII-) [5] วงจรขยายผล ต่างกระแสอินพุต บัฟเฟอร์ (Differential Buffer Transconductance Amplifier: DBTA) [6] วงจรขยายความนำผลต่างกระแส อินพุต (Current Differencing Transconductance Amplifier: CDTA) [7], [8] วงจรบัฟเฟอร์ผลต่างกระแส อินพุต (Current Differencing Buffer Amplifier: CDBA) [9] วงจรสายพานกระแสผลต่างแรงดันอินพุต (Differential Voltage Current Conveyor: DVCC) [10] นอกจากนี้ยังนำแอกทีฟบิวต์บล็อกรุ่นที่นำมาประยุกต์ใช้ [11] - [14] เช่น การประยุกต์เป็นวงจรกรองความถี่แต่มีการใช้อุปกรณ์พาสซีฟแบบลอยตัวทำให้ไม่มีความเหมาะสมสำหรับการอินทิเกรต [11] วงจรกรองความถี่บางวงจรไม่สามารถปรับค่าความถี่ตอบสนองทางอิเล็กทรอนิกส์ได้ [11], [12] ในบางครั้งมีงานวิจัยใช้อุปกรณ์มากเกินไป [13] มีโครงสร้างที่ซับซ้อนที่ยังปรับค่าความถี่ตอบสนองทางอิเล็กทรอนิกส์ในช่วงจำกัด [14] เป็นต้น สำหรับการใช้งานแอกทีฟบิวต์บล็อกรุ่นส่วนใหญ่มีผลข้างเคียงจากค่าความต้านทานแฝงร่วมอยู่ แต่อย่างไรก็ตามค่าความต้านทานแฝงนั้นสามารถประยุกต์ใช้ให้เกิดประโยชน์ได้หลาย ๆ

อย่างเช่น วงจร (Current Controlled Conveyor: CCCII), (Current Controlled Differential Different Current Conveyor: CCDDCC), (Current Controlled Current Differencing Transconductance Amplifier: CCCDTA) และ (Current Controlled Current Follower Transconductance Amplifier: CCCFTA) [15] - [18] ถึงแม้ว่า CCCDTA และ CCCFTA เป็นอุปกรณ์ที่ได้รับ ความสนใจในการควบคุมค่าความต้านทานแฝงและค่าทรานส์คอนดักแตนซ์ก็ตาม แต่ยังคงมีความยากที่จะควบคุมด้วยกระแสไบแอสแบบสมพงค์กัน เนื่องจากแอกทีฟบิวต์บล็อกรุ่นที่กล่าวมาแล้วส่วนใหญ่ยังมีโครงสร้างภายในที่แตกต่างกันค่อนข้างมากและส่วนที่จะนำไปประยุกต์ใช้ค่อนข้างมีขีดจำกัดในการพัฒนาวงจรแอนะล็อกต่อไปในอนาคต

บทความนี้เสนอ วงจรกรองความถี่ไบควอดราติกโหมตกระแสที่สามารถปรับค่าความถี่ได้ด้วยวิธีทางอิเล็กทรอนิกส์โดยใช้แอกทีฟบิวต์บล็อกรุ่นที่เรียกว่า วงจร Current-controlled Current Duplicated Differencing Current Conveyor (CC-CDDCC) ด้วยเทคโนโลยีซีมอส หนึ่งในวงจรและตัวเก็บประจุแบบต่อกราวนด์สองตัว วงจรที่นำเสนอสามารถสร้างตัวกรองได้ครบทั้งห้าแบบ คือความถี่ต่ำผ่าน แถบความถี่ผ่าน ความถี่สูงผ่าน แถบความถี่หยุดและผ่านทุกความถี่ เมื่อทำการเชื่อมต่อกับอินพุตอย่างเหมาะสม โดยใช้ฟังก์ชันถ่ายโอนแบบไบควอดราติกซึ่งนับเป็นหลักการที่นิยมกันอย่างกว้างขวาง เพราะสามารถนำมาสังเคราะห์เป็นตัวกรองความถี่ได้หลายแบบโดยใช้ฟังก์ชันอันดับสองและเป็นที่ทราบกันดีว่าวงจรรูปแบบกระแสมีข้อดี คือใช้แรงดันและพลังงานต่ำ ตอบสนองต่อความถี่สูงดี และวงจรมีขนาดเล็ก มีค่าความไวของอุปกรณ์แอกทีฟและพาสซีฟต่ำ การที่ไม่ใช้ตัวต้านทานภายนอกทำให้วงจรกรองความถี่ที่นำเสนอเหมาะกับการนำไปสร้างเป็นวงจรรวม คุณสมบัติทั้งหมดถูกจำลองด้วยโปรแกรม PSpice ซึ่งพบว่ามีความสมบัติน่าสนใจสอดคล้องกับทางทฤษฎีที่ได้มีการนำเสนอ

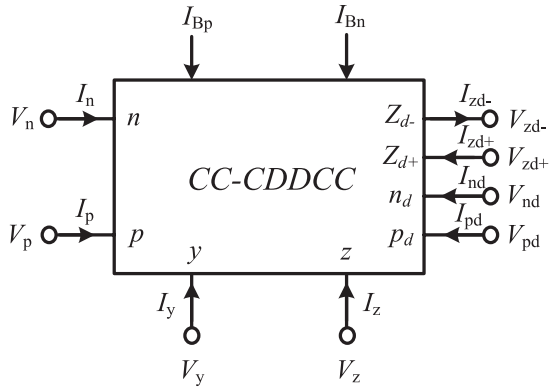
## 2. ทฤษฎีและหลักการ

### 2.1 หลักการของ CC-CDDCC ด้วยโครงสร้างมอส

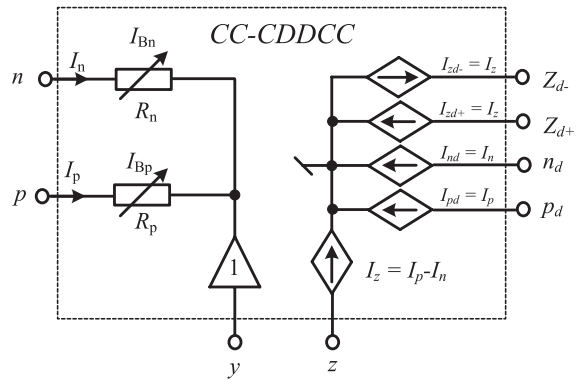
สัญลักษณ์ทางไฟฟ้าและวงจรมวมูลของแอกที่พีวีดีนบล็อก CC-CDDCC ที่นำเสนอแสดงดังรูปที่ 1(ก) และ 1(ข) ตามลำดับ ซึ่งโครงสร้างประกอบด้วยอินพุตพอร์ทจำนวนสามพอร์ทคือ พอร์ท  $n$ ,  $p$  และ  $y$  ส่วนที่เอาต์พุตพอร์ทจำนวนห้าพอร์ทได้แก่ พอร์ท  $z$ ,  $z_{d+}$ ,  $z_{d-}$ ,  $n_d$  และ  $p_d$  ซึ่งทางอุดมคติ นั้น เอาต์พุตพอร์ททั้งหมดจะมีค่าอิมพีแดนซ์สูง โดยที่อินพุตกระแสของทั้งสองพอร์ทคือ พอร์ท  $n$  และ  $p$  จะมีค่าของความต้านทานแฉงประกอบรวมอยู่ ( $R_n$  และ  $R_p$ ) สามารถทำการปรับค่าความต้านทานแฉงได้จากการปรับค่าของกระแสไบแอส  $I_{Bn}$  และ  $I_{Bp}$  ตามลำดับ ส่วนพอร์ท  $y$  เป็นอินพุตพอร์ทแรงดันจะมีอิมพีแดนซ์สูง เอาต์พุตที่พอร์ท  $z$  จะเป็นผลต่างกันระหว่างกระแสของพอร์ท  $I_p$  และ  $I_n$  โดยมีการสำเนาผลของกระแสแบบบวกและลบไปที่พอร์ท  $z_{d+}$  และ  $z_{d-}$  ตามลำดับ ส่วนที่พอร์ท  $n_d$  และ  $p_d$  จะสำเนาผลกระแสมาจากพอร์ท  $n$  และ  $p$  ตามลำดับเช่นกัน รูปที่ 2 แสดงวงจร CC-CDDCC โดยสมการของค่าความต้านทานแฉงที่พอร์ท  $n$  มีค่าดังสมการที่ (1)

$$R_n \approx \frac{1}{g_{m2} + g_{m4}} \quad (1)$$

(1)

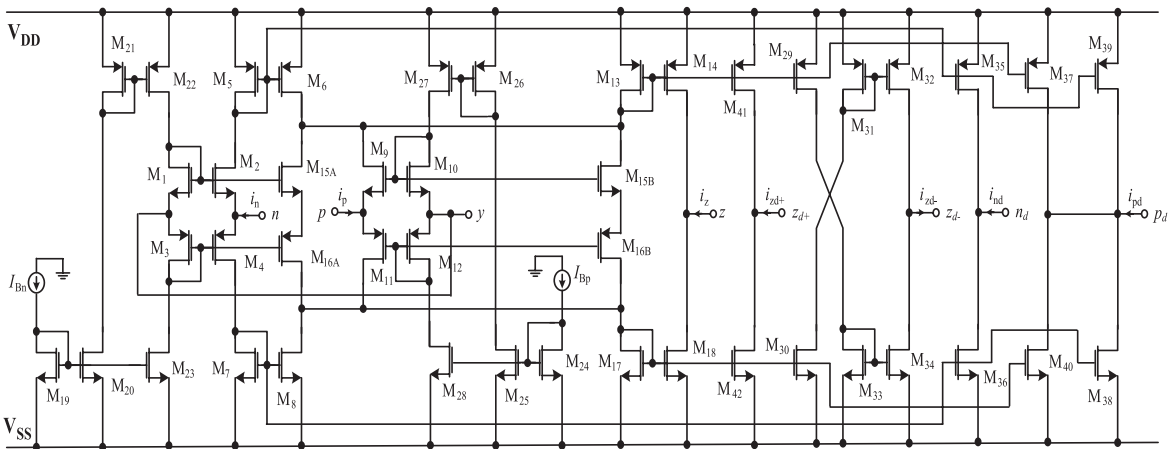


(ก) สัญลักษณ์ทางไฟฟ้า



(ข) วงจรมวมูล

รูปที่ 1 แอกที่พีวีดีนบล็อก CC-CDDCC ที่นำเสนอ



รูปที่ 2 แอกที่พีวีดีนบล็อกของวงจร CC-CDDCC ด้วยโครงสร้างมอสที่ใช้ในการออกแบบเป็นวงจรกรองความถี่ที่นำเสนอ

โดยที่  $g_{mi}$  จะหมายถึง ค่าทรานสคอนดักแตนซ์ของทรานซิสเตอร์ตัวที่  $i$  และสมมติให้ทรานซิสเตอร์ตัวที่  $M_2$  และตัวที่  $M_4$  มีค่าสมพงค์กันจะทำให้ค่าของ  $g_{m2} = g_{m4}$  ดังนั้นค่าความต้านทานแผลงที่พอร์ท  $n$  สามารถเขียนสมการได้ใหม่เป็น

$$R_n \approx \frac{1}{\sqrt{8\mu C_{OX}(W/L)I_{Bn}}} \quad (2)$$

ในทำนองเดียวกันสามารถที่จะหาสมการของค่าความต้านทานแผลงที่พอร์ท  $p$  ได้เช่นเดียวกัน คือ

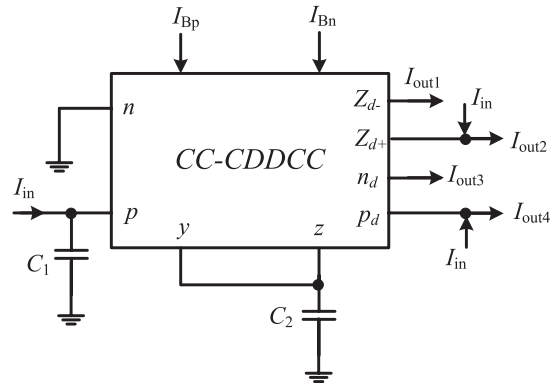
$$R_p \approx \frac{1}{g_{m9} + g_{m11}} \quad (3)$$

และถ้าสมมติให้ทรานซิสเตอร์ทั้งสอง คือ  $M_9$  และ  $M_{11}$  มีความสมพงค์กันจะทำให้ค่าของ  $g_{m9} = g_{m11}$  ดังนั้นค่าความต้านทานแผลงที่พอร์ท  $p$  สามารถเขียนสมการใหม่เป็น

$$R_p \approx \frac{1}{\sqrt{8\mu C_{OX}(W/L)I_{Bp}}} \quad (4)$$

โดยที่  $\mu$ ,  $C_{OX}$ ,  $W$  และ  $L$  คือ ค่าความคล่อง ค่าความจุออกไซด์ ค่าความกว้างและค่าความยาวของทรานซิสเตอร์ตามลำดับ ( $M_2$  และ  $M_4$ ), ( $M_9$  และ  $M_{11}$ ) จากสมการที่ (2) และ (4) จะเห็นได้อย่างชัดเจนว่าค่าความต้านทานแผลงที่พอร์ท  $n$  และพอร์ท  $p$  ( $R_n$  และ  $R_p$ ) สามารถที่จะปรับค่าความต้านทานแผลงได้ด้วยกระแสไบแอสจากค่าของกระแส  $I_{Bn}$  และ  $I_{Bp}$  ตามลำดับ โดยแสดงความสัมพันธ์ของสมการของบล็อกแอกทีฟ CC-CDDCC ที่นำเสนอทั้งหมดซึ่งอยู่ในรูปของสมการเมทริกซ์เป็นดังสมการที่ (5)

$$\begin{pmatrix} I_y \\ V_p \\ V_n \\ I_{z,zd+} \\ I_{zd-} \\ I_{pd} \\ I_{nd} \end{pmatrix} = \begin{pmatrix} 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 1 & R_p & 0 & 0 & 0 & 0 & 0 \\ 1 & 0 & R_n & 0 & 0 & 0 & 0 \\ 0 & 1 & -1 & 0 & 0 & 0 & 0 \\ 0 & -1 & 1 & 0 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 1 & 0 & 0 & 0 & 0 \end{pmatrix} \begin{pmatrix} V_y \\ I_p \\ I_n \\ V_{z,zd+} \\ V_{zd-} \\ V_{pd} \\ V_{nd} \end{pmatrix} \quad (5)$$



รูปที่ 3 วงจรกรองความถี่ไปควอดราติกโหมดกระแสที่นำเสนอ

### 3. วงจรกรองความถี่ไปควอดราติกที่นำเสนอ

จากหลักการของแอกทีฟบิวด์บิล็อก CC-CDDCC ที่นำเสนอในหัวข้อที่ผ่านมา ได้มีการนำไปออกแบบเป็นวงจรกรองความถี่ไปควอดราติกโหมดกระแสที่ปรับค่าความถี่ด้วยวิธีทางอิเล็กทรอนิกส์โดยใช้ CC-CDDCC เพียงตัวเดียวต่อร่วมกับตัวเก็บประจุแบบต่อลงกราวนด์อีกเพียงสองตัวดังรูปที่ 3 ทำให้เกิดความง่ายในการออกแบบเป็นวงจรรวม เนื่องจากการใช้อุปกรณ์พาสซีฟในการต่อลงกราวนด์ นอกจากนี้ยังสามารถวิเคราะห์วงจรกรองความถี่ไปควอดราติกโหมดกระแสจากหลักการพื้นฐานด้วย KCL โดยทำการป้อนกระแสในตำแหน่งอินพุตที่แตกต่างกัน ซึ่งจะทำให้ได้เกิดฟังก์ชันของเอาต์พุตจากการส่งผ่านกระแสของวงจรกรองความถี่ทั้งห้าแบบในวงจรเดียวกัน คือ แถบความถี่ผ่าน (BP) แถบความถี่หยุด (BR) ความถี่ต่ำผ่าน (LP) ความถี่สูงผ่าน (HP) และผ่านทุกความถี่ (AP) สามารถเขียนสมการของวงจรกรองความถี่ทั้งห้าแบบได้ดังสมการที่ (6) - (10)

$$BP; \frac{I_{out1}}{I_{in}} = \frac{s \left( \frac{1}{R_p C_1} \right)}{D(s)} \quad (6)$$

$$BR; \frac{I_{out2}}{I_{in}} = \frac{s^2 + \left( \frac{1}{R_n R_p C_1 C_2} \right)}{D(s)} \quad (7)$$

$$LP; \frac{I_{out3}}{I_{in}} = \frac{-\left(\frac{1}{R_n R_p C_1 C_2}\right)}{D(s)} \quad (8)$$

$$HP; \frac{I_{out4}}{I_{in}} = \frac{s^2}{D(s)} \quad (9)$$

จากรูปที่ 3 พบว่าคุณสมบัติของวงจรกรอง BR และ HP ( $I_{out2}$  และ  $I_{out4}$ ) จะต้องใช้กระแสอินพุตเข้ามารวมด้วย ดังนั้นจึงจำเป็นต้องมีวงจรกันชนกระแสสามเอาต์พุตเพิ่มเติมในทางปฏิบัติกระแสอินพุตจะถูกทำสำเนาออกมาใช้งานกับ  $I_{in}$ ,  $I_{out2}$  และ  $I_{out4}$  ส่วนการกรองผ่านทุกความถี่ (AP) นั้น สามารถทำได้โดยเพิ่มพอร์ท  $z_{d+}$  ของแอกทีฟบิวต์บล็อก CC-CDDCC ขึ้นมาเป็น  $I_{out5}$  ซึ่งจะมีค่าเท่ากับ  $-I_{out1}$  จากนั้นก็นำมารวมเข้ากับ  $I_{out2}$  เพื่อให้ได้สมการของการกรองผ่านทุกความถี่ที่ได้ดังสมการที่ (10)

$$AP; \frac{-I_{out1} + I_{out2}}{I_{in}} = \frac{s^2 - s\left(\frac{1}{R_p C_1}\right) + \left(\frac{1}{R_n R_p C_1 C_2}\right)}{D(s)} \quad (10)$$

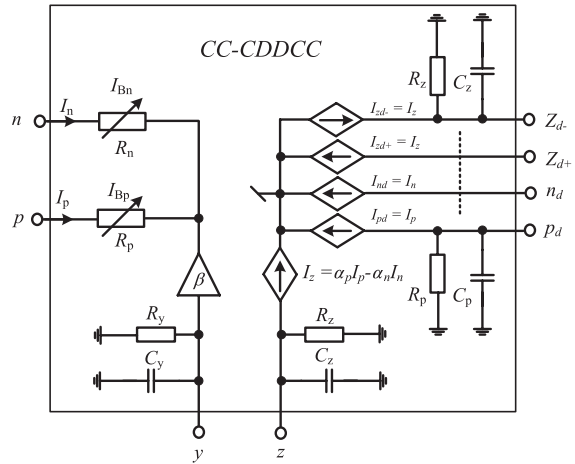
เมื่อ

$$D(s) = s^2 + s\left(\frac{1}{R_n C_2} - \frac{1}{R_p C_2} + \frac{1}{R_p C_1}\right) + \frac{1}{R_n R_p C_1 C_2} \quad (11)$$

เมื่อค่าพารามิเตอร์จากการตอบสนองความถี่ ( $\omega_0$ ) และพารามิเตอร์ของผลลัพธ์จากตัวประกอบคุณภาพ ( $Q_0$ ) สามารถแสดงได้ดังสมการที่ (12) - (13) คือ

$$\omega_0 = \sqrt{\frac{1}{R_n R_p C_1 C_2}} \quad (12)$$

$$Q_0 = \frac{\sqrt{R_n R_p C_1 C_2}}{R_p C_1 - R_n C_1 + R_n C_2} \quad (13)$$



รูปที่ 4 อิทธิพลจากความไม่เป็นอุดมคติของ CC-CDDCC

สมการที่ (12) - (13) แสดงถึงค่าพารามิเตอร์ของ ( $\omega_0$ ) และ ( $Q_0$ ) ที่สามารถปรับค่าความถี่ตอบสนองได้ กรณีที่ค่าของตัวประกอบคุณภาพมีค่าเป็นหนึ่ง โดยเมื่อกำหนดให้ค่าของตัวเก็บประจุทุกตัวมีค่าเท่ากัน ( $C_1 = C_2 = C$ ) ดังนั้นค่าความถี่ตอบสนองที่ได้จึงสามารถที่จะปรับค่าความต้านทานแฝงได้ที่พอร์ท  $n$  และพอร์ท  $p$  จากค่า ( $R_n$  และ  $R_p$ ) ซึ่งปรับได้จากค่ากระแสไบแอสที่  $I_{Bn}$  และ  $I_{Bp}$  นั้นเอง

#### 4. การวิเคราะห์คุณสมบัติของวงจร

ในรูปที่ 4 คือวงจรสมมูลที่ใช้สำหรับการวิเคราะห์พฤติกรรมที่เกิดจากความไม่เป็นอุดมคติของแอกทีฟบิวต์บล็อกจากรูปที่ 1 ซึ่งส่วนใหญ่จะมีผลกระทบต่อค่าความผิดพลาดจากการส่งผ่านกระแสที่พอร์ทต่างๆ เป็นผลมาจากพารามิเตอร์ของความต้านทานแฝงและค่าความจุแฝงคือ ( $R_y$ ,  $C_y$  และ  $R_z$ ,  $C_z$ ) ที่พอร์ท  $y$  และ  $z$  ไปยังกราวด์ จะเห็นว่าอิทธิพลจากความไม่เป็นอุดมคติเกิดจากการส่งผ่านแรงดันและกระแสที่ผิดพลาดจากแอกทีฟบิวต์บล็อกโดยค่าความผิดพลาดจากการส่งผ่านกระแสที่จากพอร์ท  $p$  ไปยังพอร์ท  $z$  และ  $p_d$  เป็น  $\alpha_p = 1 - \epsilon_p, |\epsilon_p| \ll 1$  และค่าความผิดพลาดจากการส่งผ่านกระแสจากพอร์ท  $n$  ไปยังพอร์ท  $z$  และ  $n_d$  เป็น  $\alpha_n = 1 - \epsilon_n, |\epsilon_n| \ll 1$  ส่วนค่า

ความผิดพลาดในการส่งผ่านแรงดันที่เกิดขึ้นที่พอร์ท  $y$  ไปยังพอร์ท  $n$  และ  $p$  เป็น  $\beta = 1 - \varepsilon_y, |\varepsilon_y| \ll 1$  เมื่อวิเคราะห์คุณสมบัติแอกทีฟที่พอร์ทในเชิงไม่เป็นอุดมคติและไม่ได้คิดค่าพารามิเตอร์ของความต้านทานแฝงที่พอร์ทต่างๆ คือ  $n_d, p_d, y$  และ  $z$  เนื่องจากมีค่าสูงมากๆ ในรูปที่ 3 และสามารถเขียนสมการถ่ายโอนกระแสจากสมการที่ (6) - (10) ได้ใหม่เป็นดังสมการที่ (14) - (18)

$$BP = \frac{s \left( \frac{\alpha_p}{R_p C_1} \right)}{D_n(s)} \quad (14)$$

$$LP = \frac{- \left( \frac{\beta \alpha_n \alpha_p}{R_n R_p C_1 C_2'} \right)}{D_n(s)} \quad (15)$$

$$BR = \frac{s^2 + s \left( \frac{1}{R_p C_1} - \frac{\beta \alpha_p}{R_p C_2'} + \frac{\beta \alpha_n}{R_n C_2'} - \frac{\alpha_p}{R_p C_1} \right) + \frac{\beta \alpha_n}{R_n R_p C_1 C_2'}}{D_n(s)} \quad (16)$$

$$HP = \frac{s^2 + s \left( \frac{\beta \alpha_p}{R_p C_2'} - \frac{1}{R_p C_1} + \frac{\alpha_p}{R_p C_1} - \frac{\beta \alpha_n}{R_n C_2'} \right) + \frac{(\beta \alpha_n \alpha_p - \beta \alpha_n)}{R_n R_p C_1 C_2'}}{D_n(s)} \quad (17)$$

$$AP = \frac{s^2 - s \left( \frac{\alpha_p}{R_p C_1} \right) + s \left( \frac{1}{R_p C_1} - \frac{\beta \alpha_p}{R_p C_2'} + \frac{\beta \alpha_n}{R_n C_2'} - \frac{\alpha_p}{R_p C_1} \right) + \frac{\beta \alpha_n}{R_n R_p C_1 C_2'}}{D_n(s)} \quad (18)$$

เมื่อ

$$D_n(s) = s^2 + s \left( \frac{\beta \alpha_n}{R_n C_2'} - \frac{\beta \alpha_p}{R_p C_2'} + \frac{1}{R_p C_1} \right) + \frac{\beta \alpha_n}{R_n R_p C_1 C_2'} \quad (19)$$

และ  $C_2' = C_2 + C_y + C_z$  ในส่วนของพารามิเตอร์จากการตอบสนองทางความถี่ ( $\omega_{0n}$ ) และค่าตัวประกอบคุณภาพ ( $Q_{0n}$ ) จากความไม่เป็นอุดมคติสามารถแสดงได้ดังสมการที่ (20) - (21) คือ

$$\omega_{0n} = \sqrt{\frac{\beta \alpha_n}{R_n R_p C_1 C_2'}} \quad (20)$$

$$Q_{0n} = \frac{\sqrt{\beta \alpha_n R_n R_p C_1 C_2'}}{\beta \alpha_n R_p C_1 - \beta \alpha_p R_n C_1 + R_n C_2'} \quad (21)$$

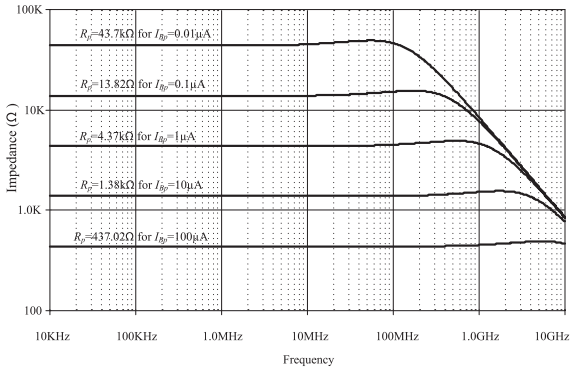
จากสมการที่ (20) - (21) จะเห็นได้ว่าตัวเก็บประจุ  $C_2'$  ได้รับอิทธิพลจากพารามิเตอร์ความจุแฝงรวมทั้งความต้านทานแฝงที่พอร์ท  $n$  และ  $p$  คือ ( $R_n$  และ  $R_p$ ) ด้วยเช่นกัน ซึ่งมีผลกระทบต่อเงื่อนไขของค่าความถี่ตอบสนองและค่าตัวประกอบคุณภาพอยู่บ้างจากการส่งผ่านแรงดันและกระแสที่ผิดพลาด เพื่อที่จะลดผลกระทบลงสามารถทำได้โดยใช้วงจรสะท้อนกระแสแบบเที่ยงตรงสูงและมีการกำหนดเงื่อนไขให้  $C_2' \gg C_y + C_z$  เพื่อหลีกเลี่ยงผลกระทบจากตัวเก็บประจุแฝง  $C_1$  และ  $C_2$  ดังนั้นควรใช้ค่าที่  $\geq 30$  pF ถึงแม้ว่าสมการที่ (20) - (21) จะแสดงถึงอิทธิพลที่เกิดขึ้นจากพารามิเตอร์ต่างๆ ในวงจรกรองความถี่แต่วงจรที่นำเสนอนี้ก็ยังสามารถปรับค่าความถี่ตอบสนองได้ทางอิเล็กทรอนิกส์จากการปรับที่บริเวณ ( $R_n$  และ  $R_p$ ) ได้เช่นเดิม

สิ่งที่สามารถยืนยันประสิทธิภาพของวงจรกรองความถี่ที่นำเสนอ คือค่าความไวของอุปกรณ์แอกทีฟและพาสซีฟในวงจรที่มีผลต่อค่าความถี่ตอบสนอง  $S_x^{o_b}$  และค่าตัวประกอบคุณภาพ  $S_x^{Q_0}$  เมื่อ  $x$  คืออุปกรณ์แอกทีฟและพาสซีฟในแต่ละตัวดังสมการที่ (22) - (23)

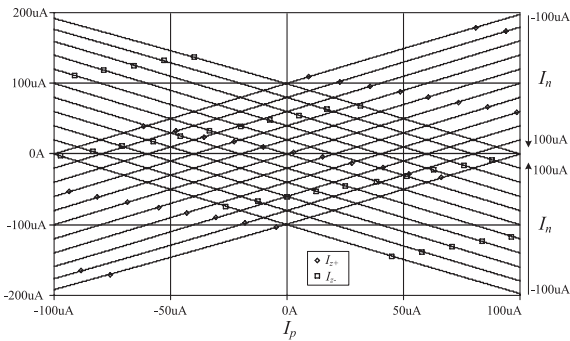
$$S_{\beta, \alpha_n}^{o_b} = -S_{C_1, C_2', R_p, R_n}^{o_b} = 0.5 \quad (22)$$

$$-S_{C_2', R_n}^{Q_0} = S_{\beta, \alpha_n, C_1, R_p}^{Q_0} = 0.5 \quad (23)$$

จากสมการที่ (22) - (23) เห็นได้ว่าค่าความไวของพารามิเตอร์ทุกตัวในวงจรกรองความถี่ที่นำเสนอจากการวิเคราะห์คุณสมบัติมีค่าอยู่ที่ 0.5 จากค่าสัมบูรณ์แสดงถึงวงจรที่นำเสนอมีประสิทธิภาพการทำงานที่เหมาะสมซึ่งตรวจสอบได้จากค่าความไวที่มีค่าต่ำ



รูปที่ 5 ค่าความต้านทานแฉงที่พอร์ท  $p$  เมื่อปรับค่า  $I_{Bp}$

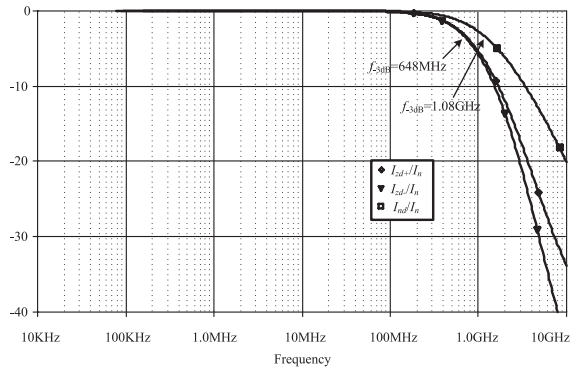


รูปที่ 6 คุณสมบัติไฟตรงที่พอร์ท  $I_{pd}$ ,  $I_{zd+}$ ,  $I_{zd-}$  เมื่อปรับค่า  $I_p$

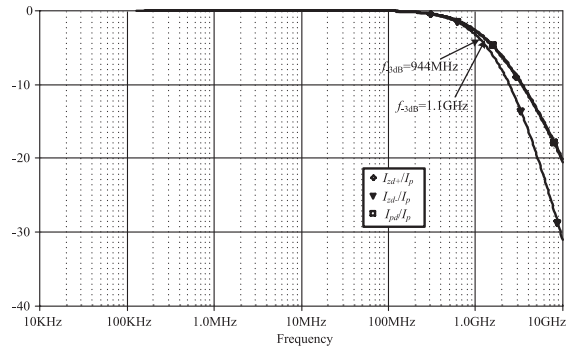
### 5. ผลการจำลองการทำงานของวงจรถูกนำเสนอ

เพื่อยืนยันการทำงานของวงจรถูกนำเสนอที่ไบควอดราติกโหมดกระแสที่สามารถปรับค่าความถี่ได้ด้วยวิธีทางอิเล็กทรอนิกส์โดยใช้แอกทีฟบิวต์บล็อก CC-CDDCC ดังรูปที่ 3 ถูกตรวจสอบคุณสมบัติและประสิทธิภาพของการทำงานด้วยโปรแกรม PSpice โดยขนาดของทรานซิสเตอร์ที่ใช้ดังตารางที่ 1 และใช้ Model TSMC MOSIS 0.25  $\mu\text{m}$  [19] ซึ่งแรงดันไฟเลี้ยงวงจรถูกใช้มีค่า  $V_{DD} = -V_{SS} = 1.25\text{V}$

ผลจำลองคุณสมบัติแอกทีฟบิวต์บล็อก CC-CDDCC ในรูปที่ 5 แสดงค่าความต้านทานแฉงที่พอร์ท  $p$  คือ ( $R_p$ ) เมื่อปรับค่ากระแสไบแอส  $I_{Bp}$  ตั้งแต่ 0.01-100  $\mu\text{A}$  โดยที่  $R_p$  จะมีค่า 43.7 k $\Omega$ , 13.8 k $\Omega$ , 4.37 k $\Omega$ , 1.38k $\Omega$  และ 437 $\Omega$  ตามลำดับ



รูปที่ 7 ผลตอบสนองความถี่  $I_{nd}$ ,  $I_{zd+}$ ,  $I_{zd-}$  เมื่อปรับค่า  $I_n$



รูปที่ 8 ผลตอบสนองความถี่  $I_{pd}$ ,  $I_{zd+}$ ,  $I_{zd-}$  เมื่อปรับค่า  $I_p$

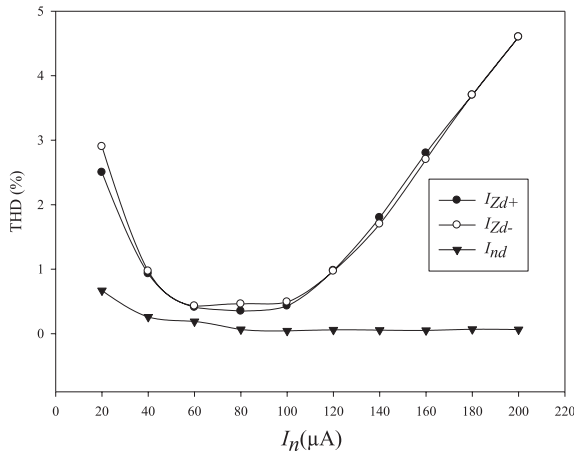
### ตารางที่ 1 Aspect Ratio ของมอสทรานซิสเตอร์ที่นำเสนอ

| Transistor                         | $W(\mu\text{m})$ | $L(\mu\text{m})$ |
|------------------------------------|------------------|------------------|
| $M_1, M_2, M_9, M_{10}, M_{15}$    | 5                | 0.35             |
| $M_3, M_4, M_{11}, M_{12}, M_{16}$ | 8                | 0.35             |
| PMOS                               | 30               | 0.5              |
| NMOS                               | 10               | 0.5              |

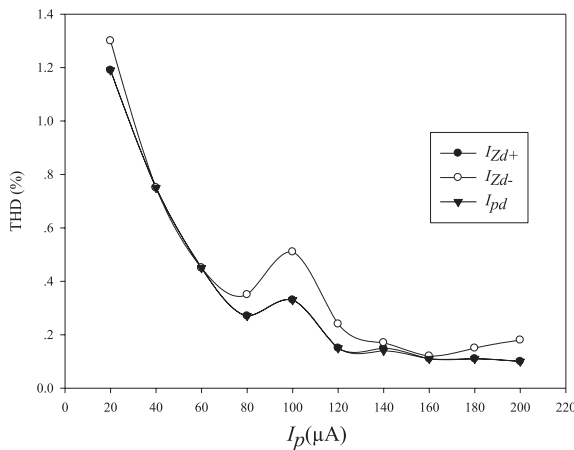
จากรูปที่ 6 เป็นคุณสมบัติไฟตรงทางกระแสที่พอร์ท ( $I_{zd+}$ ,  $I_{zd-}$ ) กับพอร์ท ( $I_p$ ,  $I_n$ ) ซึ่งมีทิศทางตรงกันข้ามเมื่อทำการปรับค่ากระแส  $I_{Bp}=100\mu\text{A}$  โดยเอาต์พุตที่ได้จะมีค่าตั้งแต่ -100 $\mu\text{A}$  ถึง 100 $\mu\text{A}$

จากรูปที่ 7 แสดงผลความถี่ตอบสนองการส่งผ่านกระแสที่พอร์ท  $I_{nd}/I_n$ ,  $I_{zd+}/I_n$  และ  $I_{zd-}/I_n$  และในรูปที่ 8 แสดงผลความถี่ตอบสนองการส่งผ่านกระแสที่พอร์ท  $I_{pd}/I_p$ ,  $I_{zd+}/I_p$  และ  $I_{zd-}/I_p$  เมื่อทำการปรับค่ากระแสไบแอสที่





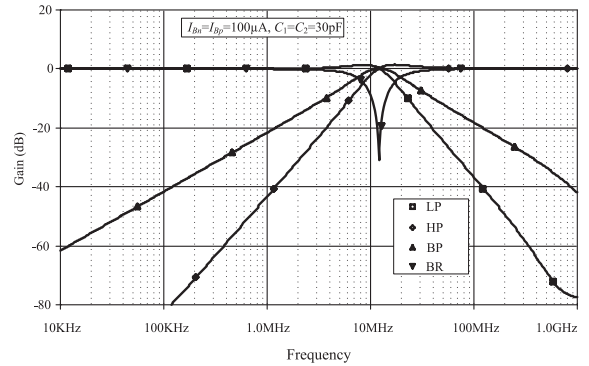
รูปที่ 9 ค่า THD ที่พอร์ต  $I_{nd}$ ,  $I_{zd+}$ ,  $I_{zd-}$  เมื่อปรับค่า  $I_n$



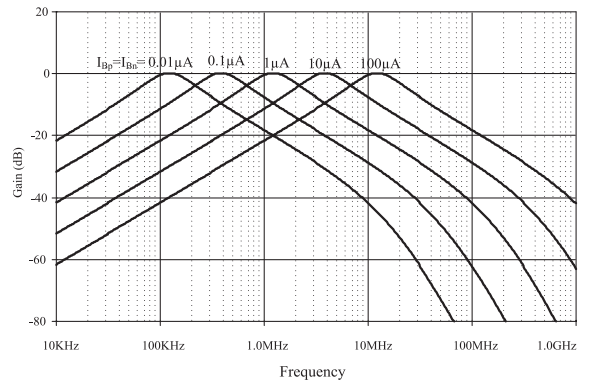
รูปที่ 10 ค่า THD ที่พอร์ต  $I_{pd}$ ,  $I_{zd+}$ ,  $I_{zd-}$  เมื่อปรับค่า  $I_p$

$I_{Bp}=I_{Bn}=100\mu A$  ค่าความถี่ตอบสนองที่พอร์ต  $I_{zd+}/I_n$  และ  $I_{zd-}/I_n$  มีค่าเป็น 1.08GHz ส่วนที่พอร์ต  $I_{nd}/I_n$  มีค่าเป็น 648MHz และความถี่ตอบสนองที่พอร์ต  $I_{zd+}/I_p$  และ  $I_{zd-}/I_p$  มีค่าเป็น 1.1GHz ส่วนที่พอร์ต  $I_{pd}/I_p$  มีค่าเป็น 944MHz ตามลำดับ

จากรูปที่ 9 แสดงฮาร์โมนิรวมที่พอร์ต  $I_{nd}$ ,  $I_{zd+}$ ,  $I_{zd-}$  ส่วนในรูปที่ 10 แสดงฮาร์โมนิรวมที่พอร์ต  $I_{pd}$ ,  $I_{zd+}$ ,  $I_{zd-}$  เมื่อป้อนอินพุตรูปไซน์ความถี่ 100MHz ที่พอร์ต  $I_p$ ,  $I_n$  เมื่อให้  $I_{Bp}=I_{Bn}=100\mu A$  พบว่าค่าฮาร์โมนิรวม



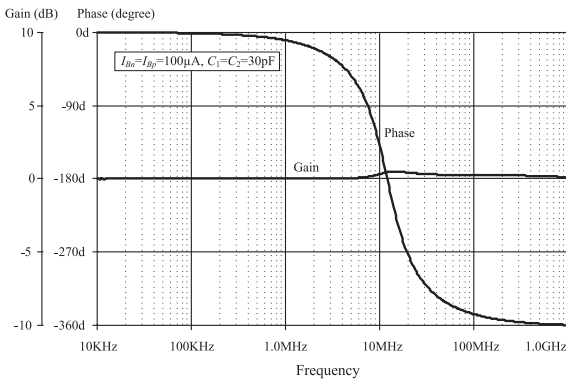
รูปที่ 11 ผลตอบสนองความถี่ LP, HP, BP และ BR



รูปที่ 12 การเปลี่ยนค่า  $\omega_0$  ด้วยกระแสไบแอสเมื่อกำหนดให้  $I_{Bp} = I_{Bn}$

มีค่าประมาณ 1% ที่กระแสอินพุตต่ำกว่า 100 $\mu A$  และในรูปที่ 11 แสดงผลการจำลองถึงคุณสมบัติของวงจรกรองความถี่ที่นำเสนอในรูปที่ 3 เพื่อหาผลตอบสนองความถี่แบบ LP, HP, BP และ BR ซึ่งกำหนดให้กระแสไบแอสของแอกทีฟวิจดังบล็อกมีค่า  $I_{Bn} = I_{Bp} = 100\mu A$  โดยที่ความต้านทานแฝงมีค่าเป็น ( $R_p = R_n = 437.02\Omega$ ) และใช้ตัวเก็บประจุขนาด  $C_1 = C_2 = 30pF$  พบว่าค่าความถี่ตอบสนอง ( $\omega_0$ ) มีค่าเป็น 12.023 MHz ซึ่งเทียบในทางทฤษฎีจากสมการที่ (12) ค่าของความถี่ตอบสนอง ( $\omega_0$ ) มีค่าเป็น 12.139 MHz โดยมีค่าที่ใกล้เคียงกัน

จากรูปที่ 12 แสดงผลการจำลองวงจรกรองความถี่ชนิดแถบความถี่ผ่าน (BP) เมื่อปรับค่ากระแส ( $I_{Bn} = I_{Bp}$ )



รูปที่ 13 ผลตอบสนองทางเฟสและทางความถี่ของ AP

มีค่า 0.01, 0.1, 1, 10 และ 100  $\mu\text{A}$  ตามลำดับ และใช้ตัวเก็บประจุขนาด  $C_1 = C_2 = 30\text{pF}$  พบว่าค่าความถี่ตอบสนอง ( $\omega_0$ ) อยู่ในช่วงความถี่ 120 kHz - 12 MHz สำหรับการควบคุมค่าความถี่ตอบสนอง ( $\omega_0$ ) จะไม่มีผล กระทบต่อค่าตัวประกอบคุณภาพ ( $Q_0$ ) ใดๆ ในวงจร ส่วนในรูปที่ 13 แสดงผลการตอบสนองทางขนาดและเฟสของวงจรกรองความถี่ชนิดผ่านทุกความถี่ (AP) เมื่อปรับค่ากระแส  $I_{Bn} = I_{Bp} = 100\mu\text{A}$  และใช้ตัวเก็บประจุขนาด  $C_1 = C_2 = 30\text{pF}$  พบว่าค่าความถี่ตอบสนอง ( $\omega_0$ ) มีค่าเป็น 12.05 MHz ซึ่งเทียบในทางทฤษฎีจากสมการที่ (12) ค่าของความถี่ตอบสนอง ( $\omega_0$ ) มีค่าเป็น 12.139 MHz โดยมีค่าที่ใกล้เคียงกัน

## 6. สรุป

บทความนี้แนะนำเสนอวงจรกรองความถี่ไปควอดราติกโหมมดกระแสที่สามารถปรับค่าความถี่ได้ด้วยวิธีทางอิเล็กทรอนิกส์โดยใช้แอกทีฟบิวต์บลิค CC-CDDCC หนึ่งวงจรและตัวเก็บประจุแบบต่อลงกราวด์สองตัว วงจรกรองความถี่ที่นำเสนอสามารถสร้างตัวกรองได้ครบทั้งห้ารูปแบบ คือ ความถี่ต่ำผ่าน (LP) แถบความถี่ผ่าน (BP) ความถี่สูงผ่าน (HP) แถบความถี่หยุด (BR) และผ่านทุกความถี่ (AP) และมีค่าความไวของอุปกรณ์แอกทีฟและพาสซีฟต่ำ อีกทั้งยังสามารถปรับค่าความถี่ตอบสนองได้ทางอิเล็กทรอนิกส์โดยปรับจากค่ากระแสไบแอสจากการ

ที่ไม่ใช้ตัวต้านทานภายนอกใดๆ ทำให้วงจรกรองความถี่ที่นำเสนอด้วยแอกทีฟบิวต์บลิค CC-CDDCC นี้เหมาะสมกับการนำไปสร้างเป็นวงจรรวมได้ง่าย ซึ่งคุณสมบัติทั้งหมดของวงจรถูกจำลองการทำงานด้วยโปรแกรม PSpice พบว่ามีคุณสมบัติสอดคล้องกันในทางทฤษฎีที่ได้มีการนำเสนอ

## 7. กิตติกรรมประกาศ

บทความวิจัยนี้ได้รับทุนอุดหนุนการวิจัยจากมหาวิทยาลัยเทคโนโลยีราชมงคลรัตนโกสินทร์ พื้นที่สาธิต ผู้เขียนขอขอบคุณ มหาวิทยาลัย คณะผู้บริหาร และสถาบันวิจัยและพัฒนา ที่ให้การสนับสนุนในครั้งนี้ รศ.ดร.พิพัฒน์ พรหมมี ภาควิชาวิศวกรรมโทรคมนาคม สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ที่ให้คำปรึกษาคำแนะนำในการทำวิจัย ทำให้บทความวิจัยนี้สำเร็จลุล่วงลงได้เป็นอย่างดี

## เอกสารอ้างอิง

- [1] S. Nikoloudis and C. Psychalinos, "Multiple input single output universal biquad filter with current feedback operational amplifiers," *Circuits System and Signal Processing*, vol. 29, pp. 1167-1180, 2010.
- [2] M. Bhusan and R. W. Newcomb, "Grounding of capacitors in integrated circuits," *Electronics Letters*, vol. 3, pp. 148-149, 1967.
- [3] D. Biolek, R. Senani, V. Biolkova, and Z. Kolka, "Active elements for analog signal processing: classification, review, and new proposals," *Radioengineering*, vol. 17, no. 4, pp. 15-32, 2008.
- [4] P. Prommee, and T. Pattanadapong, "Realization of tunable pole-Q current-mode OTA-C universal filter," *Circuits System and Signal Processing*, vol. 29, no. 25, pp. 913-924, 2010.
- [5] A. Sedra and K.C. Smith, "A second generation



- current conveyor and its application,” *IEEE Transaction on Circuit Theory*, vol. 17, no. 1, pp. 132-134, 1970.
- [6] N. Herencsar, J. Koton, K. Vrba and I. Lattenberg, “New voltage-mode universal filter and sinusoidal oscillator using only single DBTA,” *International Journal of Electronics*, vol. 97, no. 4, pp. 365-379, 2010.
- [7] D. Birolek, “CDTA-building block for current-mode analog signal processing,” in *Proc ECCTD’03*, Krakow, Poland, 2003, pp. 397-400.
- [8] A. Lahiri, A. Chowdhurya, “A novel first-order current-mode all-pass filter using CDTA,” *Radioengineering*, vol. 18, no. 3, pp. 300-305, 2009.
- [9] C. Acar and S. Ozoguz, “A new versatile building block: current differencing buffer amplifier suitable for analog signal processing filter,” *Microelectron. J.* vol. 30, no. 2, pp. 157-160, 1999.
- [10] H. O. Elwan and A. M. Soliman, “Novel CMOS differential voltage current conveyor and its applications,” *Proc. IEE.—Circuits Devices Syst.*, vol. 144, no. 3, pp. 195-200, Jun.1997.
- [11] J. W. Horng, C. L. Hou, C. M. Chang, H.P. Chou, and C.T. Lin, “High input impedance voltage-mode universal biquadratic filter with one input and five outputs using current conveyors,” *Circuits Syst. Signal Process*, vol. 25, no. 6, pp. 767-777, 2006.
- [12] D. Prasad, D.R. Bhaskar and A.K. Singh, “Multi-function biquad using single current differencing transconductance amplifier,” *Analog Integrated Circuits and Signal Processing*, vol. 61, no. 3, pp. 309-313, 2009.
- [13] M. Kumngern, U. Torteanchai and K. Dejhan, “Voltage-controlled floating resistor using DDCC,” *Radioengineering*, vol.20, no. 1, pp.327-333,2011.
- [14] W. Tangsrirat and W. Tanjaroen, “Current-mode multiphase sinusoidal oscillator using current differencing transconductance amplifiers,” *Circuits Systems and Signal Processing*, vol. 27, no. 1, pp. 81-93, 2008.
- [15] A. Fabre, O. Saaid, F. Wiest and C. Boucheron, “Current controlled bandpass filter based on translinear conveyor,” *Electron. Lett*, vol. 31, no. 20, pp. 1727-1728, 1995.
- [16] P. Prommee and M. Somdunyanok, “CMOS-based current-controlled DDCC and its applications to capacitance multiplier and universal filter,” *AEU-Internation Journal of Electronics and Communications*, vol. 65, no. 1, pp. 1-8, 2011.
- [17] W. Jaikla and P. Prommee, “Electronically tunable current-mode multiphase sinusoidal oscillator employing CCCDTA-based allpass filters with only grounded passive elements,” *Radioengineering*, vol. 20, no. 3, pp. 594-599, 2011.
- [18] N. Herencsar, J. Koton, K. Vrba, A. Lahiri, and O. Cicekoglul, “Current-controlled CFTA-based current-mode SITO universal filter and quadrature oscillator,” in *Proc. Int Conf. Applied Electronics*, 2010. Plzen University of West Bohemia, 2010, pp. 121-124.
- [19] H. P. Chen and S. S. Shen, “A versatile universal capacitor-grounded voltage-mode filter using DVCCs,” *ETRIJ.*, vol.29, no.4, pp.470-476,2007.