

เทคนิคการตรวจหาและแก้ไขแบบวนซ้ำสำหรับข้อผิดพลาด จากการแทรกและการลบในระบบการบันทึกแบบบิตแพทเทิร์นมีเดีย

สันติ กุลการชาย^{1*} กุลยา เจริญมงคลวิไล² และ ปิยะ โควินท์ทวีวัฒน์¹

บทคัดย่อ

เทคโนโลยีการบันทึกข้อมูลแบบบิตแพทเทิร์นมีเดีย (BPMR: bit-patterned media recording) เป็นตัวเลือกหนึ่งที่จะเข้ามาแทนที่เทคโนโลยีที่ใช้อยู่ในปัจจุบัน ซึ่งระบบ BPMR สามารถเพิ่มความจุเชิงพื้นที่ได้สูงถึง 4 เทระบิตต่อตารางนิ้ว (Tbit/in²) อย่างไรก็ตามในระบบ BPMR มีผลกระทบต่างๆ ที่ทำให้สมรรถนะของระบบด้อยลง เช่น การแทรกสอดระหว่างแทร็ก การแทรกสอดระหว่างสัญลักษณ์ สัญญาณรบกวนสื่อบันทึก และข้อผิดพลาดจากการแทรกและการลบ เป็นต้น เนื่องจากข้อผิดพลาดจากการแทรกและการลบเป็นปัญหาที่สำคัญอย่างมากในระบบ BPMR งานวิจัยนี้จึงได้นำเสนอวิธีการถอดรหัสแบบวนซ้ำสำหรับระบบ BPMR เพื่อลดผลกระทบจากข้อผิดพลาดจากการแทรกและการลบ โดยจะอาศัยการทำงานร่วมกันของการตรวจหาข้อผิดพลาดจากการแทรกและการลบบนพื้นฐานของเทรลลิส รหัส VT และการอีควอไลเซชันแบบเทอร์โบ จากการจำลองระบบพบว่า ณ อัตรารหัสเท่ากับ 0.808 วิธีที่นำเสนอให้สมรรถนะที่ดีกว่าวงจรการรับที่ใช้งานแบบทั่วไปในรูปแบบของอัตราข้อผิดพลาดบิตและอัตราข้อผิดพลาดเซ็กเตอร์ โดยเฉพาะอย่างยิ่งเมื่อจำนวนรอบในการวนซ้ำเพิ่มขึ้น

คำสำคัญ : การบันทึกแบบบิตแพทเทิร์นมีเดีย, ข้อผิดพลาดจากการแทรกและการลบ, ข้อผิดพลาดจากการเข้าจังหวะ

¹ ศูนย์วิจัยเทคโนโลยีการบันทึกข้อมูล มหาวิทยาลัยราชภัฏนครปฐม

² สาขาวิชาเทคโนโลยีมีเดีย คณะวิทยาศาสตร์และเทคโนโลยี มหาวิทยาลัยราชภัฏนครปฐม

* ผู้ติดต่อ, อีเมล: santi@webmail.npru.ac.th รับเมื่อ 30 พฤษภาคม 2560 ตอบรับเมื่อ 6 พฤศจิกายน 2560

An Iterative Detection and Correction Technique for Insertion and Deletion Errors in Bit-Patterned Media Recording Systems

Santi Koonkarnkhai^{1*}, Kunlaya Charoenmongkonvilai² and Piya Kovintavewat¹

Abstract

Bit patterned media recording (BPMR) is a promising technology to replace the current recording technology because it can achieve an areal density up to 4 tera-bit per square inch (Tbit/in²). However, BPMR faces with new challenging issues, such as intertrack interference, intersymbol interference, media noise, and insertion/deletion error, which can degrade the system performance if precautions are not taken care of. Because the insertion/deletion error is one of the major problems in BPMR systems, this work presents an iterative decoding scheme for BPMR systems to combat the insertion/deletion errors by jointly performing the trellis-based detection for insertion/deletion errors, a VT code, and turbo equalization. Simulation results show that at a code rate of 0.808, the proposed scheme performs better than the conventional receiver, in terms of both bit-error rate and sector-error rate, especially when the number of iterations increases.

Keywords : Bit-patterned media recording, Insertion and deletion errors, Synchronization error

¹ Data Storage Technology Research Center, Nakhon Pathom Rajabhat University.

² Multimedia Technology Department, Faculty of Science and Technology, Nakhon Pathom Rajabhat University.

* Corresponding author, E-mail: santi@webmail.npru.ac.th Received 30 May 2017, Accepted 6 November 2017

1. บทนำ

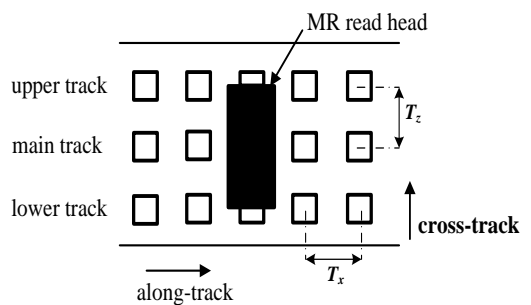
ปัจจุบันการบันทึกข้อมูลของฮาร์ดดิสก์ไดรฟ์ (HDD: hard disk drive) จะใช้เทคโนโลยีการบันทึกเชิงแม่เหล็กแบบแนวตั้ง (PMR: perpendicular magnetic recording) โดยที่ทิศทางของสนามแม่เหล็กจะตั้งฉากกับสื่อบันทึก (media) โดยมีความหนาแน่นเชิงพื้นที่ (AD: areal density) สูงสุดประมาณ 1 เทระบิตต่อตารางนิ้ว ($Tbit/in^2$) [1-3] เนื่องจากเทคโนโลยี PMR กำลังเข้าใกล้ขีดจำกัดซูเปอร์พาราแมกเนติก (superparamagnetic limit) [1, 4] จึงทำให้เทคโนโลยี PMR ไม่สามารถค่า AD ได้ ดังนั้นนักวิจัยจึงได้คิดค้นและพัฒนาเทคนิคการบันทึกข้อมูลแบบใหม่เพื่อหลีกเลี่ยงข้อจำกัดซูเปอร์พาราแมกเนติก [1, 4] เช่น เทคโนโลยีการบันทึกแบบบิตแพทเทิร์นมีเดีย (BPMR: bit-patterned media recording) เทคโนโลยีการบันทึกเชิงแม่เหล็กแบบความร้อนเข้าช่วย (heat-assisted magnetic recording) และเทคโนโลยีการบันทึกเชิงแม่เหล็กแบบสองมิติ (two-dimensional magnetic recording)

อย่างไรก็ตามเทคโนโลยี BPMR ได้รับความสนใจอย่างมากจากนักวิจัยและภาคอุตสาหกรรม [1, 5-7] และมีความเป็นไปได้สูงที่จะนำมาใช้แทนเทคโนโลยี PMR เพราะสามารถเพิ่ม AD ได้สูงถึง $4 Tbit/in^2$ และเมื่อใช้งานร่วมกับเทคโนโลยีการบันทึกแบบพลังงานเข้าช่วย (energy-assisted magnetic recording) จะสามารถเพิ่ม AD ได้สูงถึง $10 Tbit/in^2$ ซึ่งจะเรียกเทคโนโลยีนี้ว่า HDMR (heated-dot magnetic recording) [8-10]

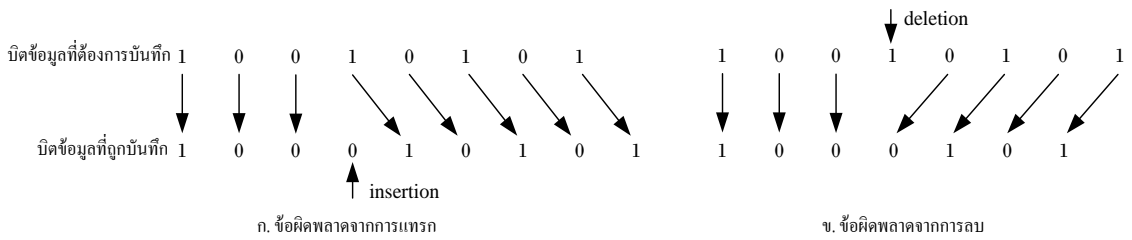
ในระบบ BPMR บิตข้อมูลจะถูกบันทึกลงบนเกาะข้อมูลหรือไอแลนด์ (island) ที่เป็นวัสดุเชิงแม่เหล็ก โดยหนึ่งไอแลนด์สามารถบันทึกข้อมูลได้เพียงหนึ่งบิต (1 ไอแลนด์คือกลุ่มของเกรนแม่เหล็ก) และแต่ละไอแลนด์จะถูกแยกด้วยวัสดุที่ไม่มีสภาพความเป็น

แม่เหล็ก (non-magnetic) แสดงในรูปที่ 1 ในทางปฏิบัติระบบ BPMR จะเผชิญกับผลกระทบหลายอย่าง เช่น การแทรกสอดระหว่างแทร็ก (ITI: intertrack interference) การแทรกสอดระหว่างสัญลักษณ์ (ISI: intersymbol interference) สัญญาณรบกวนสื่อบันทึก (media noise) แทร็กมิสเรจิสตรชัน (TMR: track mis-registration) และข้อผิดพลาดจากการเข้าจังหวะการเขียน (write synchronization error) [2-3] ซึ่งจะทำให้เกิดข้อผิดพลาดจากการแทรกและการลบ (Ins/Del: insertion and deletion) ซึ่งส่งผลทำให้เกิดข้อผิดพลาดจำนวนมาก ณ วงจรตรวจหา (detector) [11]

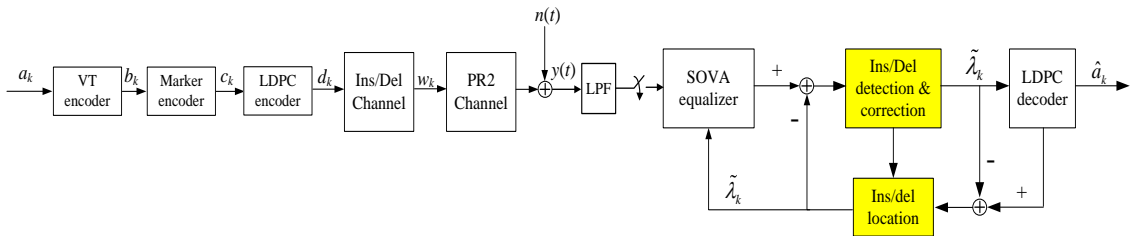
ข้อผิดพลาด Ins/Del เกิดได้จากหลายปัจจัย [2] เช่น สัญญาณนาฬิกาการเขียน (write clock) ไม่สอดคล้องกับตำแหน่งของไอแลนด์ที่จะบันทึกข้อมูล และความเข้มของสนามแม่เหล็กของหัวเขียนไม่เพียงพอต่อการเปลี่ยนแปลงทิศทางแม่เหล็กของไอแลนด์ เป็นต้น รูปที่ 2 แสดงข้อผิดพลาด Ins/Del ในระบบ BPMR ใน [11] พบว่าข้อผิดพลาด Ins/Del ก่อให้เกิดข้อผิดพลาดจำนวนมากที่วงจรตรวจหา และรหัสแก้ไขข้อผิดพลาด (ECC: error correction code) แบบทั่วไป ไม่สามารถจัดการกับข้อผิดพลาด Ins/Del ได้ ดังนั้นข้อผิดพลาด Ins/Del จึงเป็นสิ่งที่ทำหายอย่างมากสำหรับระบบ BPMR



รูปที่ 1 ลักษณะการเรียงตัวของ ไอแลนด์



รูปที่ 2 (ก) ข้อผิดพลาดจากการแทรก และ (ข) ข้อผิดพลาดจากการลบ



รูปที่ 3 แบบจำลองช่องสัญญาณ BPMPR กับข้อผิดพลาดจากการแทรกและการลบ

ในทางปฏิบัติรหัสตรวจหาและแก้ไขข้อผิดพลาด Ins/Del มีหลายแบบ เช่น Seller [12] ได้ทำการออกแบบรหัส Marker สำหรับตรวจหาข้อผิดพลาด Ins/Del จะใช้ตารางค้นหา (lookup table) และการแก้ไขข้อผิดพลาดจะใช้การประมาณค่าตำแหน่งของข้อผิดพลาด Ins/Del (อาจมีข้อผิดพลาดหลงเหลืออยู่สูงสุดถึงครึ่งหนึ่งของความยาวของคำรหัส) ดังนั้นรหัส Marker จะต้องใช้งานร่วมกับรหัส ECC ที่มีความสามารถในการแก้ไขข้อผิดพลาดอย่างน้อยครึ่งหนึ่งของความยาวคำรหัส นอกจากนี้ Varshamov และ Tenengolts [13] ได้นำเสนอรหัสแก้ไขข้อผิดพลาด Ins/Del ซึ่งเรียกว่า “รหัส VT” ซึ่งมีความแม่นยำสูงในการแก้ไขข้อผิดพลาดเมื่อระบบปราศจากสัญญาณรบกวน อย่างไรก็ตามรหัส VT จะต้องทราบก่อนว่าในคำรหัสเกิดข้อผิดพลาดแบบใด จึงจะสามารถทำการแก้ไขได้ ดังนั้นรหัส VT จึงต้องใช้งานควบคู่กับรหัสตรวจหาข้อผิดพลาด Ins/Del สุดท้าย Koonkarnkhai และคณะ [14] ได้นำเสนอเทคนิคการตรวจหาข้อผิดพลาด

Ins/Del บนพื้นฐานของแผนภาพเทรลลิส (trellis) ซึ่งมีความแม่นยำในการตรวจหาข้อผิดพลาด Ins/Del สูงกว่ารหัส Marker ใน [12]

ในปัจจุบันเทคโนโลยีการบันทึกเชิงแม่เหล็กนิยมใช้ระบบการถอดรหัสแบบวนซ้ำ (iterative decoding) ซึ่งจะให้สมรรถนะสูงกว่าวงจรถอดรหัสแบบทั่วไป เพราะข้อผิดพลาดของระบบจะลดลง เมื่อจำนวนรอบของการถอดรหัสแบบวนซ้ำเพิ่มขึ้น เพราะฉะนั้นบทความนี้จึงได้นำเสนอเทคนิคการตรวจหาและแก้ไขข้อผิดพลาด Ins/Del แบบวนซ้ำ โดยอาศัยการทำงานร่วมกันระหว่างเทคนิคการตรวจหาข้อผิดพลาด Ins/Del บนพื้นฐานของแผนภาพเทรลลิส และการถอดรหัสแบบวนซ้ำ

ในบทความวิจัยนี้ หัวข้อที่ 2 จะอธิบายแบบจำลองช่องสัญญาณ BPMPR หัวข้อที่ 3 นำเสนอเทคนิคการตรวจหาและแก้ไข Ins/Del แบบวนซ้ำ หัวข้อที่ 4 อธิบายผลของการจำลองระบบ และสุดท้ายหัวข้อที่ 5 สรุปเนื้อหาของบทความนี้

2. แบบจำลองช่องสัญญาณ BPMP

รูปที่ 3 แสดงแบบจำลองช่องสัญญาณ BPMP ที่มีผลกระทบจาก Ins/Del ที่มีการถอดรหัสแบบวนซ้ำ เมื่อลำดับข้อมูลอินพุตแบบไบนารี (binary) $a_k \in \{0, 1\}$ ถูกเข้ารหัสด้วยรหัส VT [13, 15] รหัส Marker [12] และรหัสตรวจสอบพริตตีความหนาแน่นต่ำ (LDPC : low-density parity-check) [16] ตามลำดับ ทำให้ได้เป็นลำดับข้อมูล d_k จากนั้นลำดับข้อมูล d_k จะถูกเข้ารหัส (mapping) ทำให้ได้เป็น $d_k \in \{\pm 1\}$ และถูกส่งเข้าไปยังช่องสัญญาณ Ins/Del เมื่อระดับความรุนแรงของข้อผิดพลาดจาก Ins/Del จะขึ้นอยู่กับความน่าจะเป็นของข้อผิดพลาดจากการแทรก (P_t) และความน่าจะเป็นของข้อผิดพลาดจากการลบ (P_d) ซึ่งจะทำให้ได้เป็นลำดับข้อมูล w_k เพื่อให้ง่ายต่อการวิเคราะห์ผลงานวิจัยนี้จะพิจารณากรณีที่ระบบเผชิญกับข้อผิดพลาด Ins/Del เท่านั้น (ไม่มีผลกระทบจาก ITI นั่นคือพิจารณาเฉพาะแทร็กหลัก (main track) เพียงแทร็กเดียว) ดังนั้นจึงสามารถใช้ช่องสัญญาณ PR2 (partial response class-II) ที่มีผลตอบสนองเชิงความถี่ $H(D) = 1 + D + D^2$ [14] เมื่อ D คือตัวดำเนินการหน่วงเวลาหนึ่งหน่วย (unit delay operator)

จากนั้นลำดับข้อมูล w_k ถูกส่งผ่านช่องสัญญาณ PR2 ทำให้ได้สัญญาณอ่านกลับ (read-back signal) $y(t)$ ที่มีผลกระทบจาก Ins/Del โดยเขียนเป็นสมการคณิตศาสตร์ได้ดังสมการที่ (1)

$$y(t) = \sum_k r_k s(t - kT) + n(t) \quad (1)$$

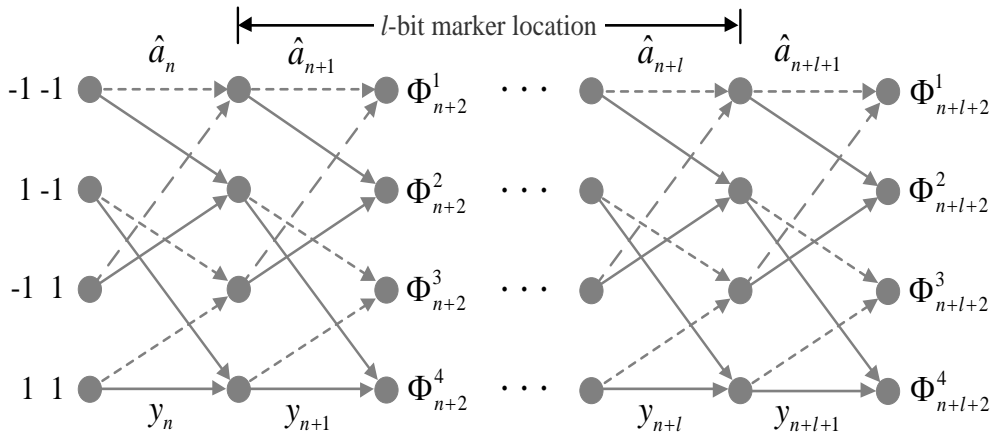
เมื่อ $r_k = d_k * h_k$ คือข้อมูลเอาต์พุตของช่องสัญญาณ PR2 ที่ปราศจากสัญญาณรบกวน, h_k คือค่าสัมประสิทธิ์ลำดับที่ k ของช่องสัญญาณ PR2, $s(t) = \sin(\pi t/T)/(\pi t/T)$ คือ

สัญญาณพัลส์ไนควิสต์อุดมคติ (ideal Nyquist pulse), เครื่องหมาย * คือตัวดำเนินการคอนโวลูชัน (convolution operator) และ $n(t)$ คือสัญญาณรบกวนแบบ AWGN (additive white Gaussian noise) ที่มีความหนาแน่นสเปกตรัมกำลังแบบสองด้านเท่ากับ $N_0/2$

ณ วงจรภาครับแบบทั่วไป (conventional receiver) สัญญาณอ่านกลับ $y(t)$ จะถูกส่งเข้าไปยังวงจรกรองผ่านต่ำอุดมคติ (ideal low-pass filter) ที่มีผลตอบสนองอิมพัลส์เท่ากับ $s(t)/T$ เพื่อกำจัดสัญญาณรบกวนนอกแถบความถี่ใช้งาน และทำการซัดตัวอย่างที่อัตรา $t = kT_x$ ทำให้ได้เป็นลำดับข้อมูล y_k จากนั้นลำดับข้อมูล y_k ถูกส่งไปยังวงจรตรวจหา SOVA (soft-output Viterbi algorithm) [17-18] โดยทั่วไปแล้วการถอดรหัสแบบวนซ้ำจะแลกเปลี่ยนข่าวสารแบบซอฟต์ (soft information) ระหว่างวงจรตรวจหา SOVA และวงจรถอดรหัส LDPC ตามจำนวนรอบของการวนซ้ำที่ถูกกำหนดไว้ โดยการทำงานของวงจรถอดรหัส LDPC จะอยู่บนพื้นฐานของอัลกอริทึมการส่งผ่านข่าวสาร (MPA: message passing algorithm) ที่มีการวนซ้ำ (iteration) ภายในจำนวน 3 รอบ ซึ่งทำให้ได้ค่าประมาณของลำดับข้อมูลอินพุต \hat{a}_k

3. การตรวจหาและแก้ไข Ins/Del แบบวนซ้ำ

บทความนี้นำเสนอการทำงานร่วมกันระหว่างวงจรตรวจหา Ins/Del บนพื้นฐานของแผนภาพเทรลิสต์ รหัส VT และการถอดรหัสแบบวนซ้ำ ดังแสดงในรูปที่ 3 โดยเริ่มต้นจากลำดับข้อมูลเอาต์พุตของวงจรซัดตัวอย่าง y_k ถูกส่งเข้าไปยังวงจรตรวจหา SOVA และจะทำให้ได้ข่าวสารแบบซอฟต์ โดยข่าวสารแบบซอฟต์และลำดับข้อมูล y_k จะถูกส่งเข้าไปยังบล็อกการตรวจหาและแก้ไขข้อผิดพลาด Ins/Del ซึ่งมีขั้นตอนการดำเนินงานดังนี้



รูปที่ 4 การตรวจหา Ins/Del บนพื้นฐานของแผนภาพเทรลลิส

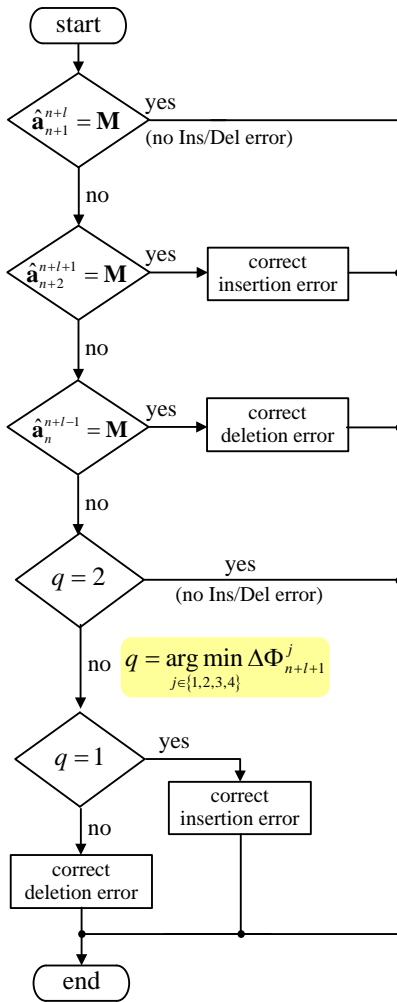
ลำดับข้อมูล y_k จะถูกส่งไปยังวงจรตรวจหาข้อผิดพลาด Ins/Del ที่ทำงานบนพื้นฐานของแผนภาพเทรลลิส [14] โดยการคำนวณผลต่างของเมตริกเส้นทาง (branch metric) เพื่อใช้ในการพิจารณาว่ามีข้อผิดพลาด Ins/Del หรือไม่

ในรูปที่ 4 แสดงการตรวจหา Ins/Del บนพื้นฐานของแผนภาพเทรลลิส โดยในที่นี้จะกำหนดเงื่อนไขการเกิดข้อผิดพลาดจาก Ins หรือ Del หนึ่งครั้งภายในข้อมูลหนึ่งเซกเตอร์ (sector) เท่านั้น เพราะในระบบที่ใช้งานจริงการเกิดข้อผิดพลาด Ins/Del จะมีค่าต่ำมาก [11]

ถ้าให้ (u, q) คือการเปลี่ยนสถานะจาก u ไปสถานะ q $\gamma_k(u, q)$ คือค่าเส้นทางสาขาที่สอดคล้องกับ (u, q) และ Φ_{k+1}^q คือค่าผลรวมของทุกเมตริกสาขา $\{\gamma_k(u, q)\}$ ตามเส้นทางที่มีชีวิต (survival path) ที่มาถึงสถานะ q ณ เวลา $k+1$ โดยวิธีที่นำเสนอจะใช้ความลึกการถอดรหัส (decoding depth) ในแผนภาพเทรลลิสเท่ากับ $(5L)T_x$ เพื่อถอดรหัสลำดับข้อมูล y_k [12] เมื่อ $L = 3$ คือความยาวของทาร์เก็ต PR2 และ T_x คือคาบเวลาบิต และกำหนดให้ $\hat{\mathbf{a}}_k^{k+m} = [\hat{a}_k, \hat{a}_{k+1}, \dots, \hat{a}_{k+m}]$ คือเซตของการถอดรหัส

บิตข้อมูลด้วยวงจรตรวจหาตรวจหาวิเทอร์บี ณ เวลา k ถึงเวลา $k+m$

วิธีที่นำเสนอจะใช้รหัส Marker จำนวน l บิต ดังนี้ $\mathbf{M} = [1 \ -1 \ \dots \ -1 \ 1]$ โดยจะมีบิต -1 จำนวน $l-2$ บิตอยู่ระหว่างบิต 1 เมื่อ $l \geq 2$ โดยรหัส Marker จำนวน l บิตจะถูกแทรกอยู่ในทุกๆ ข้อมูลข่าวสารจำนวน n บิต เมื่อความยาวของหนึ่งคำรหัส (codeword) เท่ากับ $n+l$ การตรวจหาข้อผิดพลาด Ins/Del ของแต่ละคำรหัสเป็นไปตามผังงานที่แสดงในรูปที่ 5 โดยเริ่มต้นจากการเปรียบเทียบระหว่าง $\hat{\mathbf{a}}_{n+1}^{n+l}$ กับ \mathbf{M} เมื่อ $\hat{\mathbf{a}}_{n+1}^{n+l} = \mathbf{M}$ หมายถึงไม่มีข้อผิดพลาด Ins/Del เกิดขึ้นในระบบ มิฉะนั้นอาจมีข้อผิดพลาดจาก Ins หรือ Del เกิดขึ้น ข้อผิดพลาดจาก Ins จะถูกตรวจพบเมื่อ $\hat{\mathbf{a}}_{n+2}^{n+l+1} = \mathbf{M}$ และในทางตรงกันข้ามข้อผิดพลาดจาก Del จะถูกตรวจพบเมื่อ $\hat{\mathbf{a}}_n^{n+l-1} = \mathbf{M}$ อย่างไรก็ตามถ้าทั้ง 3 เงื่อนไขไม่สามารถหาผลสรุปได้ว่ามีข้อผิดพลาด Ins/Del หรือไม่ ให้ใช้ผลต่างของเส้นทางเมตริกในช่วงของบิต Marker ในการตรวจหาข้อผิดพลาด Ins/Del



รูปที่ 5 ผังการทำงานของการทำงานและการตรวจหาและแก้ไข Ins/Del บนพื้นฐานของแผนภาพเทรลลิส

เมื่อผลต่างของเส้นทางเมตริก ณ ตำแหน่งเริ่มต้นจนถึงตำแหน่งสิ้นสุดของ Marker คำนวณได้จากสมการที่ (2)

$$\Delta\Phi_{n+l+1}^j = |\Phi_{n+l+1}^j - \Phi_{n+1}^{i_{n+1}}| \quad (2)$$

เมื่อ $q \in \{1, 2, 3, 4\}$ และ i_{n+1} คือสถานะเริ่มต้น ณ เวลา $n+1$ สอดคล้องกับเส้นทางที่มีชีวิตที่มาถึงสถานะ j ณ

เวลา $n+l+1$ และ q แทนสถานะที่ทำให้ได้ค่าผลต่างของเส้นทางเมตริกต่ำสุด ($\Delta\Phi_{n+l+1}^q$) แสดงดังสมการที่ (3)

$$q = \arg \min_{j \in \{1, 2, 3, 4\}} \{\Delta\Phi_{n+l+1}^j\} \quad (3)$$

กล่าวคือสถานะ q ในสมการ (3) จะถูกใช้เป็นตัวบอกว่ามีข้อผิดพลาดจาก Ins หรือ Del ในระบบหรือไม่ ดังนี้ ถ้า $q = 2$ หมายถึงตรวจไม่พบข้อผิดพลาด Ins/Del $q = 1$ หมายถึงตรวจพบข้อผิดพลาดจาก Ins และ $q \in \{3, 4\}$ หมายถึงตรวจพบข้อผิดพลาดจาก Del

เมื่อมีการตรวจพบว่าการหาค่าผิดพลาดเกิดข้อผิดพลาด Ins/Del ก็จะทำการส่งค่าประมาณของการหาค่านั้นไปยังวงจรถอดรหัส VT เพื่อทำการแก้ไขข้อผิดพลาด Ins/Del หลังจากการถอดรหัส VT ทำการแก้ไขข้อผิดพลาดเสร็จสิ้น ก็จะเก็บรูปแบบของข้อผิดพลาด (Ins หรือ Del) และตำแหน่งของข้อผิดพลาดนั้นไว้ในบล็อก “Ins/Del location” โดยการแก้ไขข้อผิดพลาดจะทำการแทรก หรือการลบข่าวสารแบบซอฟต์แวร์ ($\hat{\lambda}_k$) ดังนี้

เมื่อตรวจพบข้อผิดพลาด Ins จะทำการลบ $\hat{\lambda}_k$ ณ ตำแหน่งที่ตรวจพบข้อผิดพลาด และถ้ามีการตรวจพบข้อผิดพลาด Del จะทำการแทรกข่าวสารแบบซอฟต์แวร์ ณ ตำแหน่งที่ตรวจพบตามสมการที่ (4)

$$\hat{\lambda}_k = \begin{cases} 50, & \hat{b}_k = 1 \\ -50, & \hat{b}_k = 0 \end{cases} \quad (4)$$

เมื่อ \hat{b}_k คือค่าประมาณที่ได้จากการแก้ไขข้อผิดพลาดด้วยรหัส VT ณ ตำแหน่งที่ k หลังจากนั้นจะส่งข่าวสารแบบซอฟต์แวร์ที่มีการแก้ไขข้อผิดพลาด Ins/Del ไปยังวงจร

ถอดรหัส LDPC โดยที่ข่าวสารแบบซอฟต์แวร์ที่ด้านขาออกของวงจรถอดรหัส LDPC จะถูกส่งกลับไปยังบล็อก Ins/Del location เพื่อทำให้เกิดข้อผิดพลาด Ins/Del ขึ้นใหม่อีกครั้ง โดยใช้ตำแหน่งของข้อผิดพลาดที่ได้รับจากบล็อก Ins/Del detection & correction เพื่อทำให้ข่าวสารแบบซอฟต์แวร์ที่ป้อนกลับเข้ามายังวงจรตรวจหา SOVA นั้นสอดคล้องกับลำดับข้อมูล y_k (ทั้งนี้เพราะถ้าลำดับของข่าวสารแบบซอฟต์แวร์ไม่สอดคล้องกับสัญญาณอ่านกลับจะทำให้เกิดข้อผิดพลาดจำนวนมากที่ด้านขาออกของวงจรตรวจหา SOVA) สำหรับกระบวนการดังกล่าวทั้งหมดนี้จะเริ่มต้นใหม่ทุกครั้งที่มีการถอดรหัสแบบวนซ้ำในแต่ละรอบ

4. ผลของการทำแบบจำลองช่องสัญญาณ

พิจารณาแบบจำลองช่องสัญญาณในรูปที่ 3 เมื่ออัตราส่วนกำลังของสัญญาณต่อกำลังของสัญญาณรบกวน (SNR: signal-to-noise ratio) จำนวนที่ได้จากสมการที่ (5) [14]

$$\text{SNR} = 10 \log_{10} \left(\frac{|h_k|^2}{R\sigma^2} \right) \quad (5)$$

เมื่อ $|h_k|^2$ คือ กำลังงานของช่องสัญญาณ PR2 และ R คืออัตรารหัส (code rate) โดยอัตรารหัสของรหัส VT คือ $R_{VT} = 120/127$ อัตรารหัสของรหัส Marker คือ $R_M = 127/132$ และอัตรารหัสของรหัส LDPC คือ $R_{LDPC} = 8/9$ ซึ่งทำให้ได้อัตรารหัสรวมเท่ากับ $R = 0.808$ และจะทำให้ได้ข้อมูลที่ต้องบันทึกลงบนสื่อบันทึกจำนวน 4,095 บิต สำหรับรหัส LDPC ที่ใช้จะมีการวนซ้ำภายใน

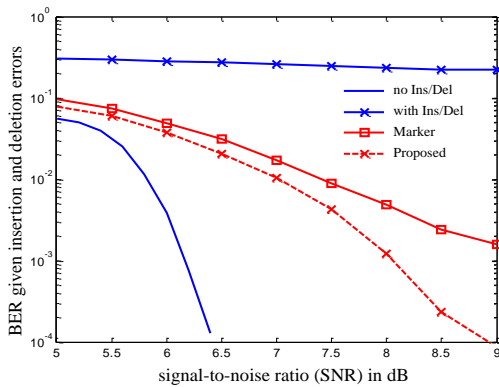
จำนวน 3 รอบ และวิธีที่น่าเสนอจะใช้รหัส Marker จำนวน 5 บิต $M = [1 -1 -1 -1 1]$ ในขณะที่วิธีแบบทั่วไป [12] จะใช้รหัส Marker จำนวน 3 บิต $M = [1 -1 1]$ และกำหนดให้ข้อมูลหนึ่งเซกเตอร์จะเกิดข้อผิดพลาดจาก Ins หรือ Del จำนวนหนึ่งครั้ง นั่นคือ $p_i = p_d \approx 2.4 \times 10^{-4}$ (โดยทั่วไปค่าความน่าจะเป็นของการเกิดข้อผิดพลาด Ins/Del จะมีค่าต่ำมากแต่เมื่อเกิดข้อผิดพลาด Ins/Del ขึ้นแล้วจะก่อให้เกิดข้อผิดพลาด ณ วงจรตรวจหาเป็นจำนวนมาก [11])

รูปที่ 6 เป็นการเปรียบเทียบสมรรถนะของระบบต่างๆ ในรูปแบบของอัตราข้อผิดพลาดบิต (BER: bit-error rate) กับ SNR ณ การถอดรหัสแบบวนซ้ำรอบที่ 10 โดยจะนิยามสมรรถนะของระบบต่างๆ ดังนี้

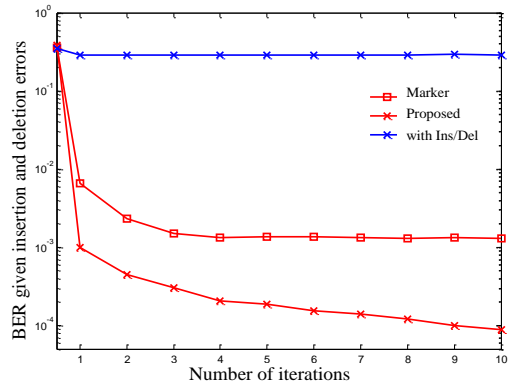
- “no Ins/Del” คือระบบที่ไม่มีผลกระทบจาก Ins/Del
- “with Ins/Del” คือระบบที่มีผลกระทบจาก Ins/Del แต่ไม่มีวงจรตรวจหาและแก้ไขข้อผิดพลาด Ins/Del
- “Marker” คือระบบที่ใช้รหัส Marker เพียงอย่างเดียว
- “Proposed” คือระบบที่น่าเสนอ

จากรูปที่ 6 จะพบว่า “Proposed” ให้สมรรถนะที่ดีกว่า “Marker” โดย “with Ins/Del” มีสมรรถนะดีสุดเพราะข้อผิดพลาด Ins/Del ก่อให้เกิดข้อผิดพลาดจำนวนมาก ดังนั้นวงจรตรวจหาและแก้ไขข้อผิดพลาด Ins/Del จึงมีความสำคัญอย่างมากในระบบการบันทึกแบบ BPMP

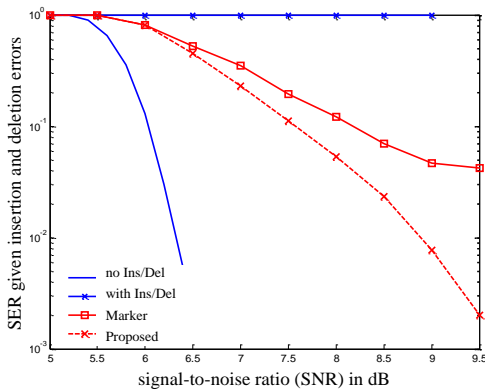
รูปที่ 7 แสดงสมรรถนะของระบบในรูปแบบของอัตราข้อผิดพลาดเซกเตอร์ (SER: sector-error rate) กับค่า SNR ซึ่งจะพบว่า “Proposed” ให้สมรรถนะที่ดีกว่า “Marker” และ “with Ins/Del” เป็นอย่างมาก ทั้งนี้เพราะ “Proposed” สามารถลดผลกระทบจากข้อผิดพลาด Ins/Del ในแต่ละ รอบของการวนซ้ำได้ จึงทำให้ค่า BER ลดลง และทำให้ SER ลดลงตามไปด้วย



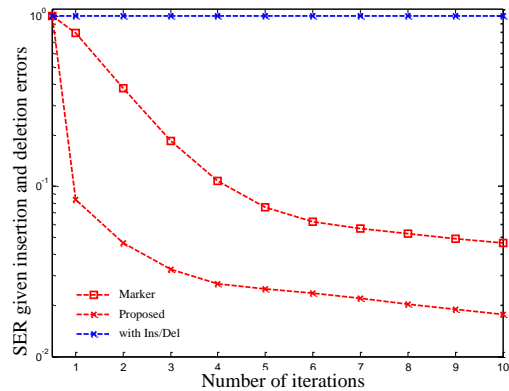
รูปที่ 6 สมรรถนะของระบบต่างๆ ในรูปของ BER ณ การวนซ้ำรอบที่ 10



รูปที่ 8 สมรรถนะของระบบในรูปแบบของ BER ที่จำนวนรอบการวนซ้ำค่าต่างๆ



รูปที่ 7 สมรรถนะของระบบต่างๆ ในรูปของ SER ณ การวนซ้ำรอบที่ 10



รูปที่ 9 สมรรถนะของระบบในรูปแบบของ SER ที่จำนวนรอบการวนซ้ำค่าต่างๆ

รูปที่ 8 แสดงสมรรถนะของระบบต่างๆ ในรูปแบบของ BER ในแต่ละรอบของการถอดรหัสแบบวนซ้ำจำนวน 10 รอบ ณ SNR = 9 dB และ $p_i = p_d \approx 2.4 \times 10^{-4}$ ซึ่งจะพบว่า “Proposed” จะมีสมรรถนะดีขึ้น (ข้อผิดพลาดของบิตลดลง) ทั้งในรูปของ BER และ SER (แสดงในรูปที่ 9) โดย รอบที่ 0.5 (ค่าตามเส้นแกน x) คือสมรรถนะที่วัด ณ ด้านขาออกของวงจรตรวจหา SOVA นอกจากนี้ยังพบอีกว่า เมื่อจำนวนรอบของการวนซ้ำเพิ่มขึ้นค่า SER

ของระบบ “with Ins/Del” จะเกิดพื้นข้อผิดพลาด (error floor) ซึ่งเป็นสิ่งที่ไม่ต้องการในระบบการสื่อสารดิจิทัลรวมทั้งระบบการบันทึกข้อมูลเชิงแม่เหล็ก

เพราะฉะนั้นเมื่อระบบเผชิญกับข้อผิดพลาด Ins/Del ถ้าไม่มีรหัสสำหรับจัดการกับข้อผิดพลาด Ins/Del แล้วระบบจะไม่สามารถทำงานได้อย่างมีประสิทธิภาพ ทั้งนี้รหัสแก้ไขข้อผิดพลาดแบบทั่วไป (เช่น รหัส LDPC) ไม่สามารถจัดการกับข้อผิดพลาด Ins/Del ได้

ตารางที่ 1 การเปรียบเทียบความซับซ้อนของแต่ละวิธี

Method	Multiplication	Addition/Comparison
Marker	-	$2r$
Proposed	$10Q + 248$	$10Q + 2r + 506$

นอกจากนี้ตารางที่ 1 เปรียบเทียบความซับซ้อนในการคำนวณต่อหนึ่งคำรหัส โดยในที่นี้จะเปรียบเทียบเฉพาะความซับซ้อนของการเข้ารหัสและถอดรหัสของวงจรตรวจหาและแก้ไข Ins/Del ต่อหนึ่งรอบของการวนซ้ำเท่านั้น ทั้งนี้เนื่องจากทั้งสองวิธี (“Marker” และ “Proposed”) ใช้วงจรถอดรหัสแบบวนซ้ำเหมือนกัน และโดยทั่วไปวงจรถอดรหัสแบบวนซ้ำมีความซับซ้อนสูงมากเมื่อเทียบกับวงจรการเข้ารหัสและถอดรหัสของวงจรตรวจหาและแก้ไข Ins/Del ดังนั้นทั้งสองวิธีอาจถือว่ามีค่าความซับซ้อนรวมทั้งระบบใกล้เคียงกัน [19]

ถ้ากำหนดให้ $Q = 2^v$ คือจำนวนสถานะของแผนภาพเทรลลิส เมื่อ v คือหน่วยความจำของช่องสัญญาณ และ r คือจำนวนบิต Marker สำหรับแต่ละวิธี (“Marker” ใช้จำนวน 3 บิต และ “Proposed” ใช้จำนวน 5 บิต) โดยเมื่อเปรียบเทียบความซับซ้อนแล้วจะพบว่า “Proposed” มีความซับซ้อนมากกว่า “Marker” อย่างไรก็ตาม “Proposed” ให้สมรรถนะที่ดีกว่า “Marker” ทั้งในรูปแบบของ BER และ SER โดยเฉพาะอย่างยิ่งเมื่อจำนวนรอบในการวนซ้ำเพิ่มขึ้น ทั้งนี้เพราะในแต่ละรอบของการวนซ้ำที่เพิ่มขึ้น จะทำให้ข้อผิดพลาดของระบบลดลง จึงส่งผลให้ “Proposed” สามารถตรวจหาข้อผิดพลาดจาก Ins/Del ได้แม่นยำมากขึ้น ในขณะที่ “Marker” จะทำการตรวจหาข้อผิดพลาดจาก Ins/Del แบบประมาณค่าตำแหน่งของข้อผิดพลาด [12]

5. สรุปผล

ระบบการบันทึกข้อมูลของฮาร์ดดิสก์ไครฟ์ที่ใช้ในปัจจุบันกำลังเข้าใกล้ข้อจำกัดทางซูเปอร์พารามเมตริกเทคโนโลยี BPMPR เป็นตัวเลือกหนึ่งที่จะถูกนำมาใช้แทนเทคโนโลยีการบันทึกแบบ PMR อย่างไรก็ตามระบบ BPMPR ยังเผชิญกับผลกระทบต่างๆ ที่ทำให้สมรรถนะของระบบด้อยลง เช่น ITI, ISI, TMR, สัญญาณรบกวนสื่อบันทึก และข้อผิดพลาด Ins/Del [11] เป็นต้น โดยเฉพาะอย่างยิ่งข้อผิดพลาด Ins/Del จะส่งผลให้เกิดข้อผิดพลาดจำนวนมาก ณ ด้านขาออกของวงจรตรวจหา ซึ่งไม่สามารถจัดการได้ด้วยรหัสแก้ไขข้อผิดพลาดแบบทั่วไป (แสดงในรูปที่ 6) ดังนั้นรหัสสำหรับจัดการข้อผิดพลาด Ins/Del จึงเป็นสิ่งที่สำคัญมากในระบบ BPMPR

บทความนี้ได้นำเสนอเทคนิคการตรวจหาและแก้ไขแบบวนซ้ำสำหรับข้อผิดพลาดจากการแทรกและการลบในระบบ BPMPR โดยใช้การทำงานร่วมกันระหว่างการตรวจหาข้อผิดพลาด Ins/Del บนพื้นฐานของแผนภาพเทรลลิส รหัส VT และการถอดรหัสแบบวนซ้ำ โดยมีอัตรารหัสเท่ากับ 0.808 โดยจากผลการทดลองพบว่า “Proposed” ให้สมรรถนะที่ดีกว่า “Marker” ทั้งในรูปแบบของ BER และ SER โดยเฉพาะอย่างยิ่งเมื่อจำนวนรอบของการวนซ้ำเพิ่มขึ้น นอกจากนี้ยังพบว่า “Proposed” เหมาะสำหรับการใช้งานในระบบที่มีค่า SNR สูง เพราะ ข้อผิดพลาดที่เกิดจากสัญญาณรบกวน AWGN จะน้อย ซึ่งส่งผลให้ “Proposed” มีความแม่นยำในการตรวจหาและแก้ไขข้อผิดพลาดจาก Ins/Del มากยิ่งขึ้น

6. กิตติกรรมประกาศ

งานวิจัยนี้ได้รับเงินอุดหนุนการวิจัยจาก สถาบันวิจัยและพัฒนา มหาวิทยาลัยราชภัฏนครปฐม

7. เอกสารอ้างอิง

- [1] S. Nabavi, “Signal processing for bit-patterned media channel with inter-track interference,” Ph.D. dissertation, Dept. Elect. Eng. Comp. Sci., Carnegie Mellon University, Pittsburgh, PA, 2008.
- [2] J. Hu, T.M. Duman, M.F. Erden and A. Kavcic, “Achievable information rates for channels with insertions, deletions and intersymbol interference with i.i.d inputs”, IEEE Transactions on Communications 58, 2010, pp. 1102 – 1111.
- [3] Y. Shiroishi, K. Fukuda, I. Tagawa, H. Iwasaki, S. Takenoiri, H. Tanaka, H. Mutoh and N. Yoshikawa “Future options for HDD storage”, IEEE Transactions on Magnetics 45, 2009, pp. 3816–3822.
- [4] D. Weller and A. Moser, “Thermal effect limits in ultrahigh-density magnetic recording”, IEEE Transactions on Magnetics 35, 1999, pp. 4423–4439.
- [5] Seagate, “How storage solutions are evolving to meet insatiable global data demands”, Available: http://www.seagate.com/files/www-content/promos/highcapacitydrives/_shared/_docs/high-capacity-tp687-1-1601us.pdf, 10 April 2017.
- [6] G.F. Hughes, “Read channels for patterned media”, IEEE Transactions on Magnetics 35, 1999, pp.2310-2312.
- [7] G.F. Hughes, “Patterned media write designs”, IEEE Transactions on Magnetics 36, 2000, pp.521-527.
- [8] W. Tipcharoen, C. Warisarn, A. Kaewrawang, and P. Kovintavewat, “Effect of hotspot position fluctuation to writing capability in heated-dot magnetic recording”, Japanese Journal of Applied Physics 55, 2016, pp. 07MB01.
- [9] Seagate, “Tech talk on HDD areal density”, Available: http://www.seagate.com/www-content/investors/_shared/docs/tech-talk-mark-re-20150825.pdf, 10 April 2017.
- [10] F. Akagi, M. Mukoh, M. Mochizuki, J. Ushiyama, T. Matsumoto and H. Miyamoto, “Thermally assisted magnetic recording with bit-patterned media to achieve areal recording density beyond 5 Tb/in²”, J. Journal of Magnetism and Magnetic Materials 324, 2012, pp. 309-313.
- [11] Y. Ng, B.V.K. Vijaya Kumar, K. Cai, S. Nabavi, and T.C. Chong, “Picket-shift code for bit-patterned media recording with insertion/deletion errors”, IEEE Transactions on Magnetics 46, 2010, pp. 2268–2271.
- [12] F.F. Sellers, “Bit loss and gain correction code”, IRE Transactions on Information Theory 8, 1962, pp. 35-38.
- [13] R.R. Varshamov and G.M. Tenengolts, “Codes which correct single asymmetric errors”, Automation and Remote Control 26, 1965, pp. 286-290.

- [14] S. Koonkarnkhai, P. Kovintavewat and P. Keeratiwintakorn, “Trellis-based detecting the insertion and deletion bits for bit-patterned media recording”, *Advanced Materials Research* 979, 2014, pp. 54-57.
- [15] R. Venkataramanan, H. Zhang and K. Ramchandran, “Interactive low-complexity codes for synchronization from deletions and insertions”, *Proceedings of Conference on Communications Control, and Computing* 2010, Monticello, Illinois, USA, 2010, pp. 1412-1418.
- [16] R. Gallager, “Low-density parity-check codes”, *IRE Transactions on Information Theory* IT-08, 1962, pp. 21-288.
- [17] J. Hagenauer and P. Hoher, “A Viterbi algorithm with soft-decision outputs and its applications”, *Proceedings of IEEE Globecom*, 1989, pp. 1680–1686.
- [18] G.D. Forney, “Maximum-likelihood sequence estimate of digital sequences in the presence of intersymbol interference”, *IEEE Transactions on Information Theory* IT-18, 1972, pp. 363-378.
- [19] P. Kovintavewat and S. Koonkarnkhai, “Joint TA suppression and turbo equalization for coded partial response channels”, *IEEE Transaction on Magnetics* 46, 2010, pp. 1393-1396.